

Büyük İşaret Genlikleri için Transistorlerin Modellenmesi

Y. Prof. Dr. DAVRAS YAVUZ
O.D.T.Ü. Elektrik Bölümü

ÖZET

Transistörlerin büyük işaret genlikleri için modellenmesi için bir yöntem anlatılmaktadır. Bu yöntemde transistor giriş (taban - yayıcı) karakteristiği üstel olarak alınmaktadır. Transistörlerin giriş karakteristiğinin yaklaşık olarak üstel olduğu öteden beri bilinmektedir. Fakat bu özellik transistorlerin büyük işaret genlikleri için modellenmesinde her nedense yaygın olarak kullanılmamıştır. Bu yöntem kullanılarak bazı analitik sonuçlar çıkarılarak bunlar eğri olarak verilmiştir.

SUMMARY

A method for modelling transistors for large signal analysis is presented. The input base - emitter characteristics is taken as an exponential characteristics. Although it is well known that the input characteristics of most transistors are closely approximated by an exponential, this knowledge is not widely applied to the large signal analysis of transistors. Certain analytic results are derived and are summarized as curves.

GİRİŞ:

Transistörlü devrelerin çözümlenmesinde şimdiye kadar kullanılan yöntemler genellikle şu şekilde özetlenebilir.

Ön gerilim hesapları için transistor giriş (yayıcı - taban) karakteristiği bir diyot bir batarya ve bir direncin seri bağlantısı olarak modellenir, transistorun çalışma noktasındaki betası karakteristik eğrilerinden bulunur ve ön gerilim hesapları yapılır. Ufak işaretler (1) için akım-gerilim kazançları hesaplanmasında ise, transistor giriş empedansı (yayıcı topraklanarak tabandan bakılınca görülen empedans) oda sıcaklığında $m \cdot j326/I$ olarak alınır (2) ve akımı, gerilim kazançları v.s. hesaplanır. Büyük işaret genlikleri için ise transistorun giriş karakteristiği ön gerilim hesaplarındaki gibi alınır, ortalama bir akım kazancı β , bulunur ve çözümleme, transistoru bunlarla modelliyerek yapılır, ön gerilim ve ufak işaret genlikleri için uygulanan yöntemler genellikle yeterlidir ve deneysel sonuçlara uygun değerler verirler. Fakat büyük işaret genlikleri için uygulanan yöntemler (3) deneysel sonuçlardan sapan değerler vermektedirler.

Bu yazıda transistorlerin büyük işaret genlikleri için nasıl modellenebileceği ve bu modellenenlerin ne tür devrelerde kullanılabilirliği anlatılacaktır.

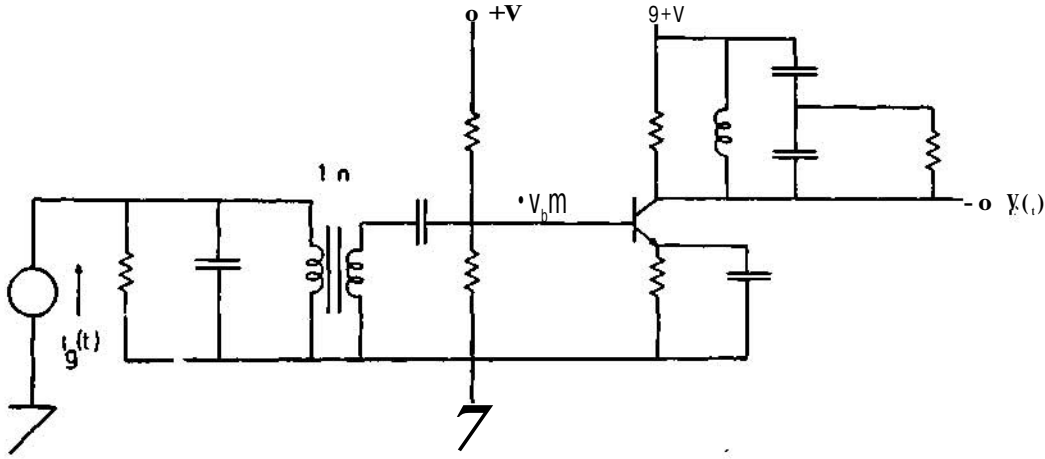
Büyük genlikler için transistorlerin nasıl modellenebileceğini anlatmadan önce, bu gün kullanılmakta olan ve yukarıdaki belirtilen yöntemin uygulandığı zaman yanlış değerler vereceği bir devreyi örnek göstermek istiyoruz, (Şekil. 1). Bu devre görüldüğü gibi ufak tefek değişikliklerle pek çok yüksek ve ara frekans katlarında kullanılan bir devredir. Eğer $v_b(t)$ geriliminin genliği 5-10 mili - volttan fazla ise ufak işaret yöntemi ile elde edilen sonuçlar $[v_c(t)]$ deneysel sonuçlardan çok farklı olacaktır ve bu hata $v_b(t)$ nin genliği arttıkça büyüyecektir. Bunun nedenini transistorun giriş karakteristiğini yeterince modelleyememiş olduğumuzda aramalıyız.

TRANSİSTÖRLERİN BÜYÜK İŞARETLER İÇİN MODELLENMESİ :

Gerçeğe uygun ve çözümlenmeyi kolaylaştıracak bazı varsayımlar yaparak bir transistorun yayıcı akımının (veya taban akımının) taban-yayıcı gerilimine göre üstel (eksponansiyel) olarak değiştiği gösterilebilir (1). Şöyle M , yayıcı akımını I_y ile, taban yayıcı gerilimini v_n ile gösterirsek,

$$I_y = I_{y0} \left(e^{\frac{v_n}{mV}} - 1 \right) \quad (D)$$

Burada $y = kT/q$, k : Boltzman katsayısı, T : Kelvin olarak transistorun sıcaklığı, q : elektron



Şeld 1 — Gerilimle sürülen bir yüksek frekans kata.

yükü, ve m İse teorik analiz sonucu 1 çıkan fakat deneysel sonuçlara dayanarak bazı transistörler (yapılış yöntemi bakımından) için 1 ile 2 arasında olabilen bir katsayıdır. Hemen hemen bütün modern transistörler için m katsayısını 1 almak uygundur, özellikle «İmlendirilmiş (entegre) devre transistörleri için bu katsayı 1'e çok yakındır ve 1 olarak alınabilir, γ parametresi oda sıcaklığında ($Q20^{\circ}C$) 26 millivolttur. İYD ise ters gerilim uygulandığı zaman akan doyma (saturasyon) akımıdır. Bu akım transistörün türüne göre değişir. Ufak silisyum transistörler için 10^{-15} A. büyüklüğünde germanyum transistörler için İse 10^{-11} A. büyüklüğünde değerler alabilir. Burada (1) nolu denklemin bir yan iletken dladun akımı - gerilim karakteristiği olduğunu da hatırlayabiliriz. Transistörün taban ve toplayıcı akımları da şu şekilde yazılabilir.

$$f \frac{v_{TY}}{1} \left(\frac{v_{TY}}{1} \right) \\ frzri^{TM} [e^{m*} - 1] J. lc = I_{eo} [e^{mY} - 1] J$$

Doyma akımları arasındaki ilişkiler de şöyledir

$$I_{CD} = \alpha I_{TD} - \frac{\alpha}{1-\alpha} I_{TD}$$

• a ile f transistörün akım kazanç katsayılarıdır. p kaysayısı toplayıcı akımına bağlı olarak büyük değişme gösterir fakat a genellikle 1'e çok yakındır. Bu yüzden akım ile değişme önemsizdir. Örneğin bir transistörün j^* sı çalışma akımı ile 50 ile 200 arasında değişiyorsa aynı akımlar arasında «, 0,98-0,995 arasında değişir ki bu yalnız yüzde 1,5 luk bir değişmedir. Böylece toplayıcı akımı gu şekilde yazabiliriz,

$$i_C = I_{TD} \left(e^{\frac{v_{TY}}{m\beta} - 1} \right) \quad (2)$$

Bu denklem, toplayıcı akımı ufak değerler ile büyük değerler arasında değişse bile, geçerlidir. İYD akımının çok ufak bir değeri olduğunu hatırlarsak yayıcı akımının, yayıcı- taban gerilimi ile şu şekilde değiştiğini kabul edebiliriz.

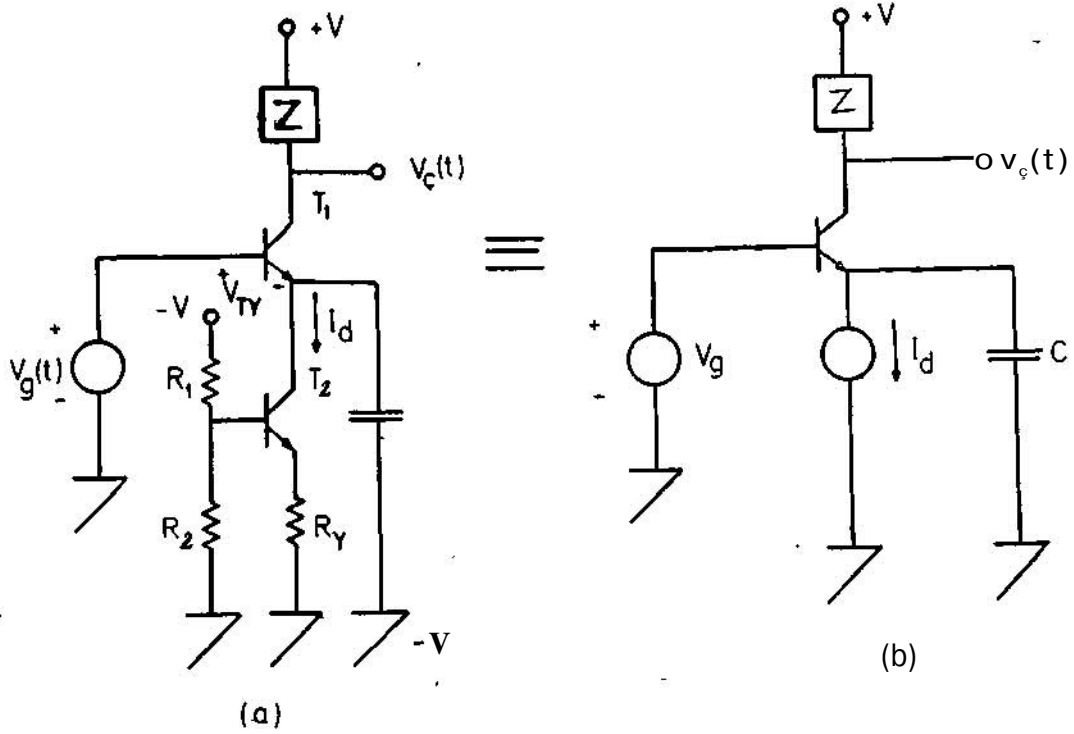
$$i_V = I_{YO} \left[\frac{V_{TY}}{Y} \right] \quad V_{TY} > 0 \quad (m = 1) \quad (3)$$

Şekil 2'de, yukarıda belirtilen üstel karakteristik kullanılarak çözümleneceğimiz bir örnek devre verilmiştir. Bu devrede T_2 transistörü I_C akımı ile T_1 transistörünü önakımlamak için kullanılmıştır. Böylece T_1 in yayıcı akımının ortalama değeri giriş işareti $v_g(t)$ ile değişmemektedir. Bu önakımlama yöntemi «İmlendirilmiş devrelerde çok yaygın olarak kullanılmaktadır. Dirençler ile i_C e önakım verildiği zaman durum çok değişmemektedir, yalnız T_2 in yayıcı akım ortalaması $v_g(t)$ ye bağlı olmaktadır. Bu duruma daha sonra da dokunacağız. Bu devredeki C kapasitesi glrig işareti frekandaki akımlara kısa devre gösterecek büyüklükte seçilecektir.

TRANSİSTÖRÜN KARE DALGA İLE SÜRÜLMESİ :

Şekil 2 (b) deki $v_g(t)$ kaynağının sıfıra göre simetrik V_j genliğinde bir kare dalga olduğunu ve toplayıcı yükü Z 'nin de paralel direnç, kapasite, endüktans bağlantılı bir süzgeç devresi olduğunu kabul edelim (Şekil 3 deki gibi).

Transistörün giriş karakteristiğini (3) nolu denklemdeki gibi alalım. Glrige $v_g(t)$ işareti uy-



Şekil 2 — Transistörün karakteristiğini üstel olarak inceleyeceğimiz devre T_a transistörü T^1 önakım I_a ile çalıştırılmaktadır.

güçlendikten bir süre sonra devre sürekli rejime girecektir (durulacaktır) ve geçiren kapasite üzerinde bir doğru gerilim belirecektir, öyle ki, bu doğru gerilim taban yayıcı üzerine uygulandığı zaman ortalama yayıcı akımı I_d olabilsin.

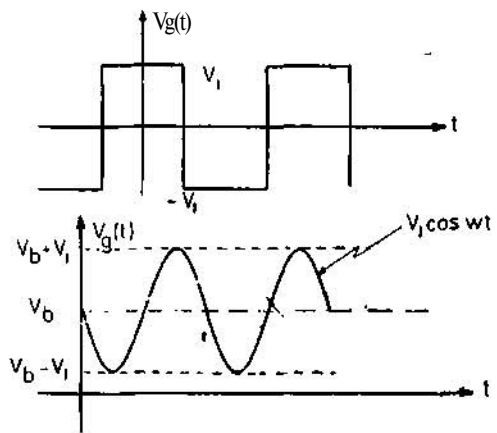
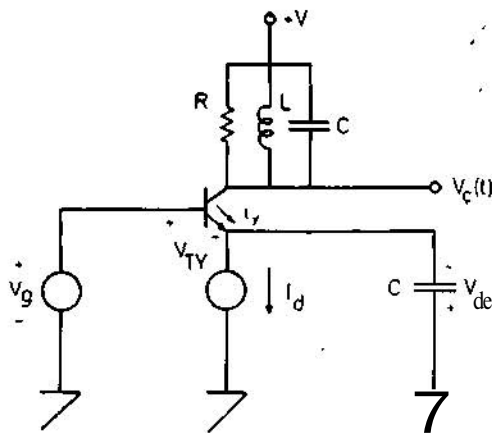
Taban - yayıcı gerilimi $V_{dc} + V$ ile $V_{dc} - V$ arasında değişen bir kare dalga olacak ve bu gerilim üst değeri $I_{Yüst}$ alt değeri I_{Yalt} bir kare dalga yayıcı akımı doğuracaktır Şöyle ki,

$$I_{Yüst} = I_{Y0} e^{\frac{V_{dc} + V_1}{Y}}$$

$$I_{Yalt} = I_{Y0} e^{\frac{V_{dc} - V_1}{Y}}$$

Yayıcı akımının ortalama değeri I_{Yort} ise şu şekilde yazılabilir.

$$I_{Yort} = \frac{I_{Yüst} + I_{Yalt}}{2} = I_{Y0} e^{\frac{V_{dc}}{Y}} \cosh\left(\frac{V_1}{Y}\right) \quad (i)$$



Şekil 3 — Dar bantlı bir yükselteç devresi

$$I_{Dc} e^{\frac{V_{dc}}{Y}} = \frac{I_d}{\cosh\left(\frac{V-L}{Y}\right)} \quad (5)$$

Böylece I_d 'yi bilmek, V_{dc} yi hesap etmek gerekmeden yayıcı akımının gerekli bütün değerleri hesaplanabilir. Toplayıcıya seri giren RLC süzgeç devresinin Q sü yüksek ise (yani kayıpları az ise) ve bu devrenin rezonans noktasını girilg igareti frekansına ayarlanmış, olarak alırsak çıkış gerilimi $v_c(t)$ şu şekilde yazılabilir,

$$v_c(t) = V - \frac{2I_d R}{\pi} \left[-\left(\frac{T}{Y}\right) \right] \cos wt \quad (6)$$

Burada torgirişin açılmal frekansdır. Eğer süzgeç devresi girişin herhangi bir tek harmoniğine ayarlanmış ise çıkış genliği aynı şekilde kolayca bulunabilir.

TBANSTÖBÜN SİNÜS DALGASI İLE SÜRÜLMESİ

Şekil (3) deki giriş kaynağı $V_g(t)$, V_b doğru gerilimi ile V_j genliği olan bir sinüs dalgasının toplamı olsun. Giriş uygulandıktan bir süre sonra devre durulacak ve geçirgen kapasite C üzerinde ortalama yayıcı akımının I_d olmasını sağlayacak bir V_{dc} doğru gerilimi belirleyecektir.

$$V_g(t) = V_b + V_1 \cos wt$$

$$V_{TV} = V_{dc} + V_b + V_j \cos wt = V_b + V_j \cos wt$$

Gene (3) nolu denklemdeki transistor karakteristiğini kullanırsak,

$$i_y(t) = I_{rb} e^{\frac{V_b}{T}} e^{\frac{V_j}{T}} \cos wt \quad (7)$$

olur. Bu denklemin verdiği i_y akımı girişle aynı frekansta bir dalgadır, ve genel olarak sinüs değildir, i_y akımının tepe değeri $i_y^A \cos wt$ 'ye en büyük değeri verilerek bulunur.

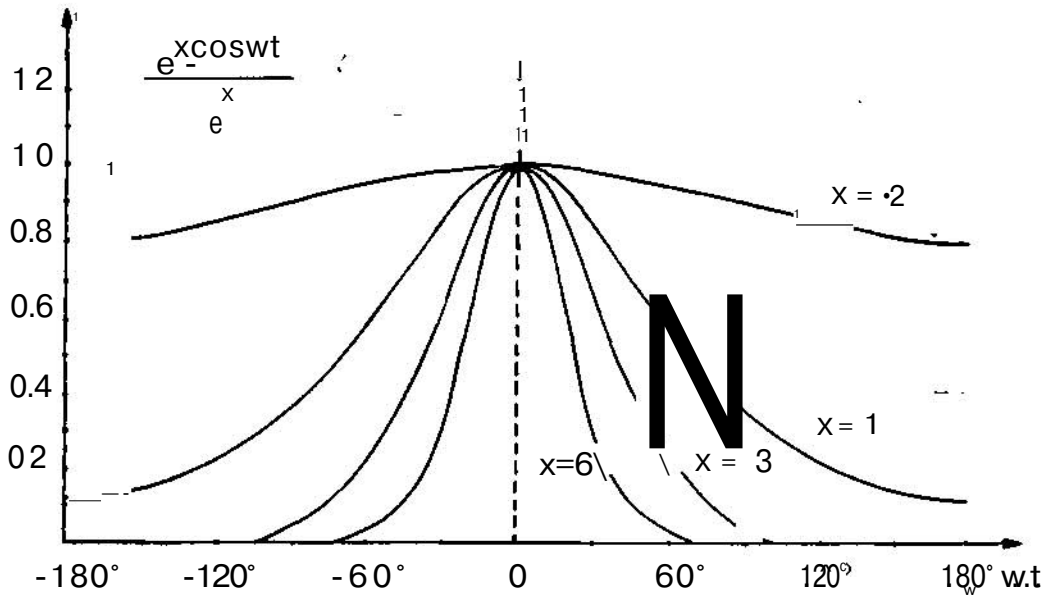
$$i_y = I_{rb} e^{\frac{V_b}{T}} e^x \quad (8)$$

burada $x = V_j/Y$; yani x , girişin sinüs kısmının genliğinin 26 mV 'a göre normalize edilmiş değeridir. $i_y(t)$ akımının şeklini daha iyi görebilmek için

bu akımı i_y^A ye bölerek normalize edelim, yani tepe değerini 1 yapalım. Bu-normalize edilmiş akımı şöyle yazabiliriz,

$$\frac{i_y(t)}{i_y^A} = \frac{e^x \cos wt}{e^x} \quad (9)$$

Bu denklemin verdiği periyodik dalganın yarı periyodu değişik x değerleri için şekil 4 de verilmiştir. Buradan görüldüğü gibi yayıcı akımının değişken kısmı ufak x değerleri için sinüse benzemektedir fakat büyük x değerleri için sinüsten tamamen ayrılmakta, dar çan eğrisine benzer bir şekle dönüşmektedir.



Şekli: 4 — Normalize edildikten sonra, $i_y(t)$ akımının yarı periyodunun değişik x değerleri için şekil.

Yukarıda ortaya çıkan sonuçları şimdi analitik olarak gösterelim, $i_y(t)$ akımı periyodik bir akım olduğuna göre Fourier serisine açılabilir. Böylece,

$$i_y(t) = \hat{i}_y \frac{e^{x \cos wt}}{e^x} = \sum_{n=0}^{\infty} A_n \cos wt \quad (10)$$

Bilindiği gibi [2],

$$A_0 = \frac{\hat{i}_y}{e^x} \left[\frac{1}{2\pi} \int_{-\pi}^{+\pi} e^{x \cos \theta} d\theta \right]$$

$$A_n = \frac{\hat{i}_y}{e^x} \left[\frac{1}{2\pi} \int_{-\pi}^{+\pi} e^{x \cos \theta} \cos n\theta d\theta \right] \text{ dir.}$$

A_0 denklemi incelendiği zaman parantez içindeki ifadenin sıfıncı derece değiştirilmiş Bessel fonksiyonunu $[I_0(x)]$ tanımlayan entegral olduğu görülür. Aynı şekilde A_n denklemindeki parantez içindeki ifadenin de $[I_n(x)]$ olduğu ortaya çıkar.

Bu fonksiyonların sayısal değerleri pek çok yerde verilmiş olup, bizi yalnız bu sayısal değerler ilgilendirecektir. Demek oluyor ki $i_y(t)$ akımı

$$i_y(t) = \hat{i}_y \left[I_0(x) + \sum_{n=1}^{\infty} 2I_n(x) \cos wt \right]$$

şeklinde yazılabilir, $i_y(t)$ akımının ortalama değerinin I_0 olduğunu hatırlarsak şunu yazabiliriz.

$$i_y(t) = \left[1 + \sum_{n=1}^{\infty} \frac{2I_n(x)}{I_0(x)} \cos wt \right] \quad (11)$$

$$\frac{i_y}{e^x} I_0(x) = I_d$$

x parametresinin ufak değerleri için, yani $x \ll 1$; $I_0(x) \approx 1$, $I_1(x) \approx x/2$ ve $I_n(x) \approx 0$ ($n = 2, 3, \dots$) $\rightarrow 0$ olduğu gösterilebilir. O zaman,

$$i_y(t) \rightarrow I_d + I_d x \cos wt = I_d + g_m \cos wt \quad (12)$$

$$x \rightarrow 0 \quad g_m = I_d x$$

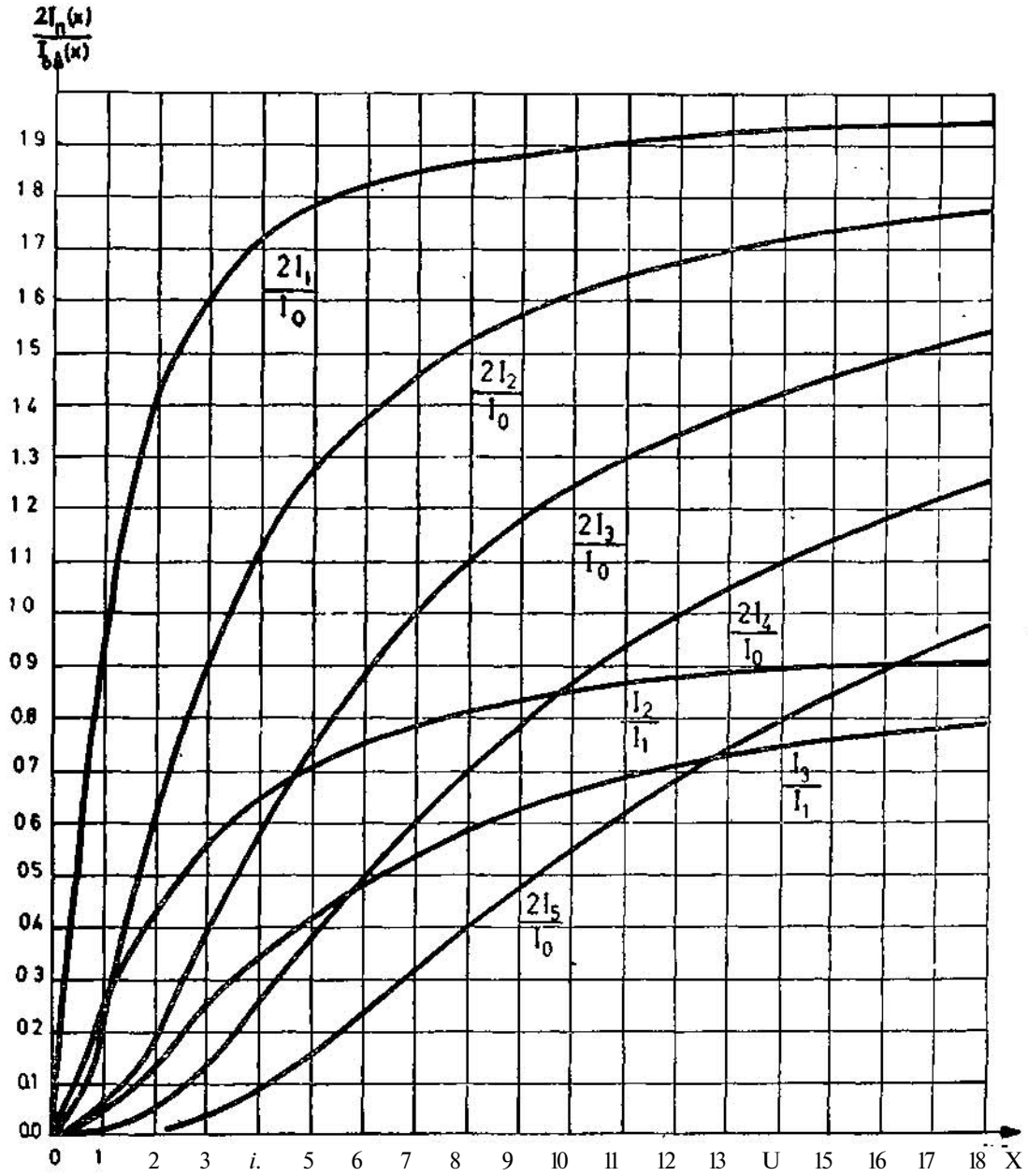
olur ki, bu beklenen sonuca daha önce şekil (4) ü inceleyerek varmıştık; şöyle ki giriş çok ufak genlikte bir sinüs olduğu zaman transistorun yayıcı akımı da sinüse çok yaklaşmaktadır. Bu son cümledeki «çok ufak» deyimini biraz sonra sayısal olarak distorsiyona bağlayarak daha iyi bir şekilde tanımlayacağız.

Şimdi (11) nolu denklem üzerinde biraz duralım. Bu denklem, sabit bir akım (I_0) ile ön akımlanmış ve taban yayıcı karakteristiği üstel olan, [(3) deki gibi] bir transistör, oda sıcaklığında $V_j = x.26$ mv genliğinde bir sinüs gerilim kaynağı ile sürüldüğü zaman akan yayıcı akımını en genel biçimde vermektedir. Bu denklem transistoru doyma noktasına getirmeyen her X için geçerlidir. Görüldüğü gibi (11) nolu denklemde transistöre bağlı hiç bir parametre yoktur, bu nokta çok önemlidir. (11) nolu denkleme varmak için yaptığımız tek varsayım, transistorun yayıcı akımının (veya taban akımının) taban yayıcı genliği ile üstel [(3) deki gibi] değiştiğidir. Bu özellik son yıllarda ortaya çıkan transistor türleri için çok yaklaşık olarak geçerlidir.

Bazı eski transistörlerin giriş karakteristiği (3) deki üstel karakteristikten sapmaktadır. Bu tür transistorlerin karakteristiğini (3) deki gibi kabul edip yapılan çözümlerinin sonuçları bile diğer büyük işaret çözümlene yöntemlerine göre elde edilen sonuçlardan çok daha gerçeğe yakın olmaktadır. Bu bakımdan yukarıda belirtilen yöntem transistorler (4) için kullanılabilir.

Şekil 5 de, (11) nolu denklemdeki Fourier terimlerinin katsayılarını veren $2I_n(x)/I_0(x)$ fonksiyonu değişik n değerleri için çizilmiştir. Yine bu şekilde, distorsiyonu veren I_2/I_0 , I_3/I_0 eğrileri de verilmiştir. Bu eğriler kullandığı zaman başka bir Bessel Fonksiyonu tablosuna gerek kalmamaktadır.

Şekil 5 deki eğrilerden bazı önemli sonuçlar çıkarmak mümkündür. Bu sonuçları daha belirgin yapabilmek için şekil 2 (b) de gösterilen devreyi örnek alalım. Bu devredeki Z empedansı eğer yalnız bir direnç, R , ise (devre geniş bantlı bir yükselteç olur), $v_c(t)$ gerilimindeki distorsiyonun % 5 den az alabilmesi için $v_c(t)$ nin tepe değerinin 5 mv tan az olması gerekir (5). Bu gerilimin tepe değeri örneğin 100 mv olursa $v_c(t)$ geriliminde % 65 ikinci harmonik distorsiyon ve % 34 üçüncü harmonik distorsiyon olacaktır. Şekil 2 de verilen devre BC 107 transistörleri ve $V = 12$ ve $R = 2,2$ kp, $I_{tr} = 2$ ma, $C = 0,1$ μ F ile kurulup ve $v(t)$ olarak çok düşük çıkış empedanslı bir kaynaktan 10 KHZ lik bir sinüs verildiği zaman, yukarıda verilen teorik değerlerin karşılığı olarak % 61 ve % 32 ölçülmüştür. Demek oluyor ki ufak işaretle çalışma sınırını çıkışın % 5 distorsiyonlu olduğu nokta olarak tanımlarsak (6) transistorler için bu taban yayıcı geriliminin tepeler arası 10 mv olduğu noktaya karşındır. 10 mv den küçük giriş gerilimleri için çıkış % 5 den az distorsiyonludur ve transistorun doğrusal çalıştığı kabul edilebilir (7).



Şekil 5 — (11) nolu denklem ile kullanılacak eğriler.

Şekil 2 (b) deki Z empedansı giriş frekansına ayarlanmış bir paralel RLC ayarlı devresi (8) (süzgeç devresi) İse (dar bantlı bir yükselteç) doğrusal çalışma sınırı kabaca $x=1$ olmaktadır. (Şekil 5 de $2I_n(x)/I_0(x)$ eğrisi 0 la $x=1$ arasında bir doğru alınabilir). Demek oluyor ki dar bantlı bir yükselteç için doğrusallık sınırı giriş gerilim genliğinin tepeler arası 52 mv olduğu noktadır (9). Z empedansı giriş frekansının «n» katına ayarlı bir paralel RLC devresi olursa şekil 2(b) de verilen devre bir frekans çarpıcı olarak çalışır. Bu durumda

çıkışı bulmak için gene şekil 5 de verilen $2I_n(x)/I_0(x)$ eğrisi kullanılır.

Görülüyor ki transistorlu devrelerin büyük işaret genlikleri için çözümlenmesinde kullanılması için sunduğumuz bu yöntem şimdiki kadar kullanılan yöntemlerden hem çok daha iyi sonuçlar vermekte hem de bir denklemle (11) bir eğri takımına (Şekil 5) indirgenen bir öğreniş ve kullanılış kolaylığı getirmektedir. Bu bakımdan yöntemin değeri açık olmak gerekir.

Daha önce belirttiğimiz gibi şekil 2(a) da gösterilen önakımlama yöntemi son yıllarda ve özellikle Mimlendirilmiş devrelerde kullanılmaya başlamıştır. Bu yöntemin pek çok yararları vardır, örneğin devre iyi bir şekilde tasarımılandığı zaman T^{\wedge} transistörünün önakımı büyük isı deęişmelerinden çok az etkilenir. Bundan başka, T_a önakımlama transistörünün kaynak gerilimini deęiştirerek T_x transistörünün kazançını deęiştirmek mümkündür (otomatik kazanç kontrolü). Aynı şekilde bu devre bir genlik modülatörü olarak da kullanılabilir [3]. Bu konular ayrı ayrı yazılacak nitelikte olduđu için konuyu dağıtmadan kısaca geçiyoruz. Aynı bir transistör kullanarak yapılan önakımlamanın yukarıda belirtilen yararları yanında en büyük mahzuru pahalı olabilmesidir (10). Bu bakımdan bir transistör dirençlere önakım verildiğinde ne yapılacağına deęinmek istiyoyuz.

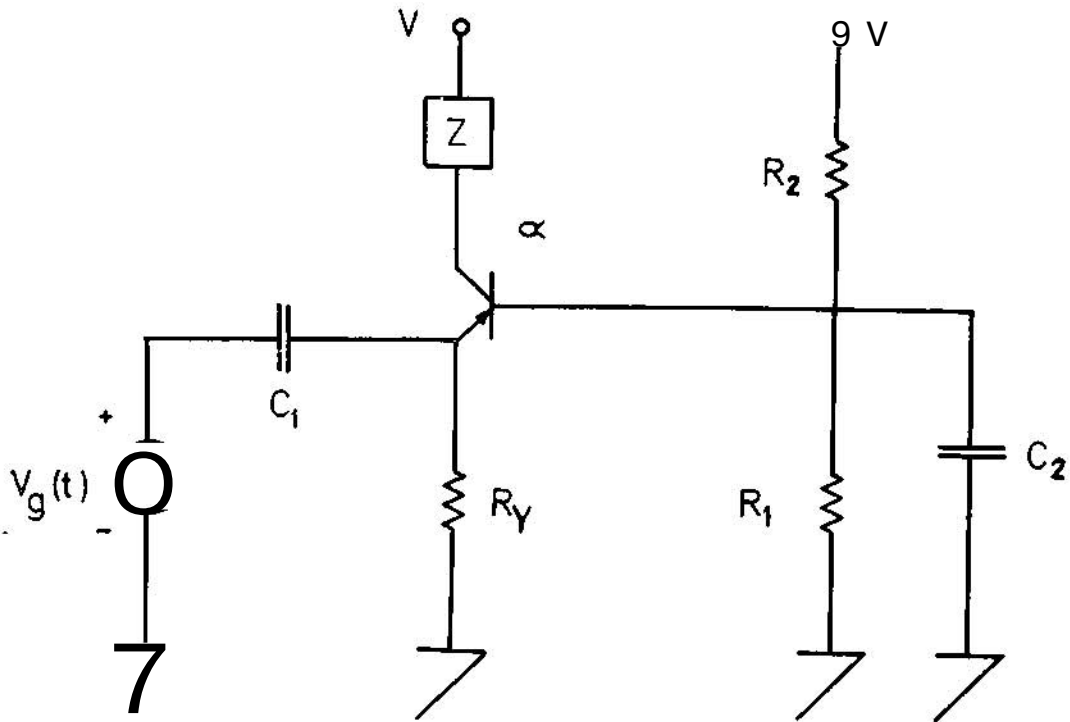
DİRENÇLERLE ÖNAKIMLAMA :

Şekil (6) da dirençlerle önakımlanmış basit bir yüksek frekans yükselteç devresi verilmiştir. Bu devrede transistörün ön akımı direnç-

ler ile verilmektedir. Bu bakımdan $v_g(t)$ sıfır iken akan yayıcı akımı (I_{y0}) ise, $v_n(t)$ uygulandıktan sonra akacak ortalama yayıcı akımı I_{y0} olacaktır, ve genel olarak $I_{y0} \neq I_{y0}$ dir. Bunun sebebi taban yayıcı karakteristiğinin doğrusal olmayışdır. Giriş işareti, $v_g(t)$, uygulandıktan sonra akacak ortalama yayıcı akımı I_{y0} in, I_{y0} cinsinden şu şekilde yazılabileceği gösterilebilir (11).

$$I_{y0} = I_{y0} \left[1 + \frac{L_n I_0 (X)}{v_{x/y}} \right] \quad (13)$$

Burada $V_x = I_{y0} [R_Y + (1 - \alpha) R_T]$ parametresi, yayıcı akımı yaratan taban yayıcı geriliminin yüksekliğini gösteren "bir niceliktir. Şöyle ki V_x ne kadar büyük olursa, verilen bir giriş için ortalama yayıcı akımındaki deęişiklik o kadar az olmaktadır, örneğin 2 V volt olarak, x den büyük ise ortalama yayıcı akımındaki artış yüzde 5 den az olur. Sayısal bir örnek verirsek, $V = i$ volt ise giriş işareti gen-



$$V_x = I_{y0} [R_Y + (1 - \alpha) R_T]$$

$$R_T = \frac{R_1 \cdot R_2}{V^R 2}$$

Şekil 6 — Dirençlerle önakımlanmış bir devre.

lignin tepe değeri $x.26 \text{ mv} = 8x26 \text{ mv} = 0,208$ volt'tan az ise ortalama yayıcı akımı, İşaret uygulandığı zaman yüzde 5 den az artar. Demek oluyor ki yukarıda verilen eşitsizlik sağlanırsa dirençlerle şekil (6) daki gibi önakımlanmış bir devrenin çözülmesi şekil (2) deki devrelerin çözülmesi gibi yapılır (12).

Eğer bu eşitlik sağlanmıyorsa (13) nolu denklem kullanılarak ortalama yayıcı akımındaki artışın hesap edilmesi gerekir. Bu artış bulunduğundan sonra problemin çözümü bulunan yeni yayıcı akımı ila tamamlanır.

Bazı okuyucuların dikkat edebileceği bir noktaya değinelim. Görüldüğü gibi şekil 2 deki transistor tabandan şekil 6 daki ise yayıcıdan sürülmektedir. Böyle bir farklılık olduğu halde çözümlemede bir değişiklik yoktur. Çünkü, taban topraklanıp yayıcıdan sürme ile, yayıcıyı topraklayıp tabandan sürme, verilen bir işaret için aynı yayıcı akımını doğurur. Yalnız süren kaynak farklı yüklenir, örneğin transistor tabandan sürüldüğü zaman sürücü daha az yüklenir. Fakat biz sürücünün ideal bir gerilim kaynağı olduğunu kabul ettiğimiz için, her iki sürüş türü için çözümleme birdir.

SONUÇ:

Transistörlerin büyük işaret genlikleri için modellenmesi konusunda yeni bir yöntem, anlatılmıştır. Bu yöntem, transistor gerilim ile sürüldüğü zaman kolayca kullanılabilir. Ayarlı devre yükselteçlerinde genellikle gerilim sürmesi şeklinde olan bağlantılarda bu yöntem çok kullanışlıdır. Transistörler için «küçük işaret» sayısal olarak tanımlanmıştır.

Çözümleme, transistor reaktif olmayan bir model ile göstererek yapıldığı için, çözümlemenin üst frekans sınırı, transistorun reaktif parametrelerinin önemsiz olduğu frekanslarda geçerlidir. Bu sınır küçük güçlü yüksek frekans transistörleri için tabanı topraklı devrelerde, 20 - 40 MHz'e kadar çıkar.

REFERANSLAR

1. Physical Electronics and Circuit Models of Transistors, SEEC vol. 2, GRAY, Dewitt, Boothroyd, Gibbons. Wiley 1965.
2. Linear Circuits, R. E. Scott Addison - Wesley 1965.
3. O.D.T.Ü. Elektrik Bölümü EE 412 «Non - Linear Electronics for Communications» dersi sınıf notları, Davras Yavuz, 1970 güz dönemi.
4. Polytechnic Institute of Brooklyn EE 123 «Non - Linear Electronics» dersi notları, K. K. Clarke, D. T. Hess, S, F 1969.

Bu yazının hazırlanmasında 1968, 1969 yıllarında New York'taki «Polytechnic Institute of Brooklyn» da son sınıfa Vermiş olduğum «Non - Linear Electronics» dersi notlarından geniş bir şekilde yararlandım. Bu notların büyük kısmı hocam D. T. Hess ve K. K. Clarke tarafından 1965 -1969 yıllarında hazırlandı. Bu dersi verirken kendileri ile yaptığım sayısız konuşmalar, tartışmalar ve değerlendirmelerin de bana büyük yararı dokunmuştur.

DİP NOTLAR LİSTESİ :

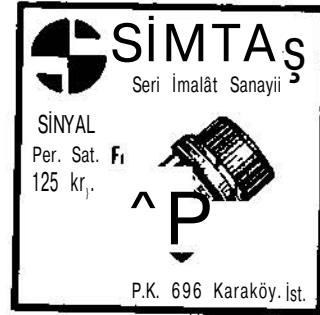
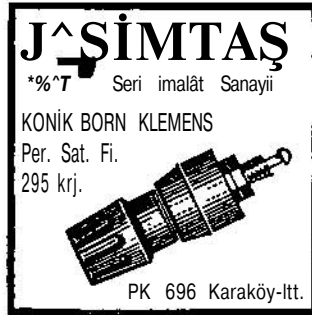
- (1) Transistorun doğrusal çalışabileceği ufaklıktaki işaretleri «ufak işaret» olarak tanımlıyoruz.
- (2) Burada /3 transistorun akım kazancı, I_y miliamper olarak yayıcı akımı, m transistorun türüne ve yapısına bağlı olan bir katsayıdır, m genellikle 1-2 arasında değişir, pek çok transistor için 1 alınabilir. Bu ifade, transistor taban - yayıcı karakteristiğini üstel olarak almak suretiyle kolayca çıkarılabilir.
- (3) Elektronik hesap makinaları gerektiren benzetim türündeki özel yöntemler dışındaki yöntemler.
- (4) Biz bu yazıda «transistor» kelimesini, literatürde olduğu gibi iki kutuplu eklem, transistörleri (Bipolar Junction Transistors -BJT) için, ki bu en çok kullanılan türdür, kullanıyoruz. Bu gün Türkiyede kullanılan transistörlerin % 99 unun bu tür olduğunu söylemek hiç de hatalı olmaz.
- (5) $V_c(t)$ geriliminin değişken kısmı $i_y(t)$ dir. Bu gerilimdeki distorsiyon $i_y(t)$ deki distorsiyona eşittir. Ufak değerler için toplam distorsiyonun hemen hemen hepsi ikici harmonik distorsiyondur. x_2 . O $I_2(X)/I_1(X) = X/4$ olduğuna göre $I_2(x)/I_1(x)$ in 0.05 den az olabilmesi için $x < 0,2$. Fakat $x.26 \text{ mv} = V_1$, böylece $V_1 < (26 \text{ mv} \times 0.2) = 5,2 \approx 5 \text{ mv}$.
- (6) Bu gerçekçi bir sınırdır. Çünkü % 5 distorsiyon ses bandında normal bir kulak tarafından çok zor fark edilir, ayrıca osiloskopta da bu kadar distorsiyon ancak tecrübeli bir göz tarafından görülebilir.
- (7) Transistor büyük genliklerle çalıştığı zaman distorsiyonu azaltmak için değişik yöntemler vardır, (yayıcıya seri direnç koymak vb. gibi). Biz burada transistör-

rün kendine has doğrusallıktan sapmasını İnceliyoruz.

- (8) Bu süzgeç devresi herhangi bir dar bantlı, bant geçiren süzgeç olabilir. Paralel RLC iyi bilinen ve pek çok band geçiren süzgeç devrelerinin «yapı taşı» olduğu için örnek olarak verilmiştir.
- (9) Burada, RLC ayarlı devrenin ikinci ve daha büyük harmoniklerde önemsiz gerilimler yaratacak kadar dar bantlı olduğunu kabul ediyoruz.
- (10) Tümiendirilmiş devrelerde bu şekilde yapılan önakımlama daha kolay ve ucuzdur

Çünkü , tümiendirilmiş devrelerde bf transistor yapmak bir direnç yapmaktan çok daha kolaydır.

- (11) Bu denklemin çıkarılması biraz uzunca-
dır. Bu bakımdan vermiyoruz. Çeşitli ite-
ratif yollarla çıkarılabilir [4]
- (12) Şekil (6) da verilen devre dirençlerle
önakımlama için kullanılan tek devre de-
ğildir. Değişik biçimlerde dirençlerle on-
akım veldiği zaman yalnız V^{\wedge} yi tanım-
lıyan denklem değişir, (13) nolu denklem
ve çözümleme yöntemi değişmez.



(E. M. — 393)