

Z-80 MİKROİŞLEMCİSİNE BAĞLI GENEL AMAÇLI MERKEZİ İŞLEM BİRİMİ KARTI

M.Okay YALGIN
Elektronik Yük. Müh.

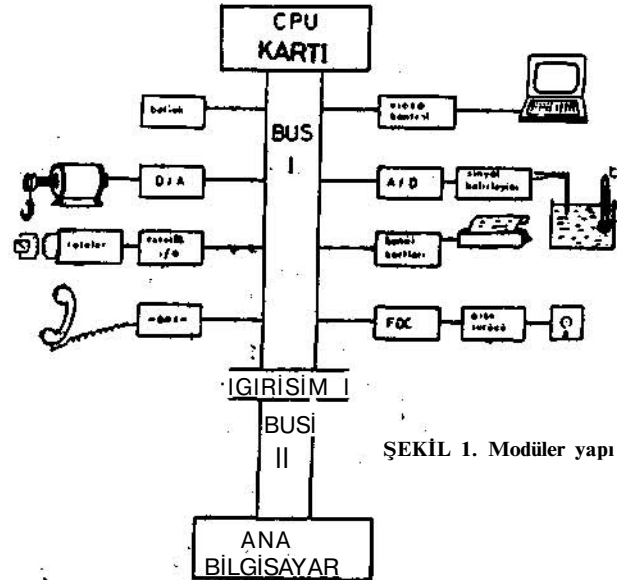
Modern keşiflerin en ileri noktasını günümüzde sayısal bilgisayarlar almaktadır. On yıldan kısa bir sürede bilgisayarların aritmetik ve mantıksal güçleri günümüzün karmaşık işlemlerinde çok büyük rol oynamakta ve "kontrol" işlemlerine yöneltilmektedir. Sayısal bilgisayarlar, özellikle kontrol amacıyla kullanılanlar Süreç Denetim Bilgisayar Sistemleri (S.D.B.S.) veya (Process Control Computer System) (P.C.C.S.) olarak adlandırılmaktadır. PCCS'lerin gücü parça parça yerine tüm sistemi kontrol altına alabilmelerinden kaynaklanmaktadır. Bu nedende PCCS'lerin sistemin süreç denetimine en optimum çözümü getirmektedir.

özellikle bilimsel çalışmalar ve süreç kontrol fonksiyonları bilgisayar uygulamalarının yardımıyla gerçekleştirilmektedir. Bütün bu çalışmalarla birçok bilgisayar sistemlerinde daha verimli ve uygun fiyatlarla çözümler ortaya atılmaktadır. Diğer bir deyişle, kişileri şaşırtacak derecede hızla "mikroişlemci" kavramı gelişen dünyaya sunulmuştur.

Elektronik ve bilgisayar endüstrisi mikroişlemcilerin yaygın uygulama alanları ve ucuz fiyatları ile dev adımlarla ilerlemeye başlamıştır. Kısaca değinmek gerekirse tüm mühendislik dallarında üretim gereksinimlerinde tekrarlanan süreçlerin otomasyonlarında artık mikroişlemciler yaygın olarak kullanılmaktadır.

Mikroişlemci kullanan tasarlanan bilgisayarlar "Mikro-bilgisayar" olarak adlandırılırlar. Bu bilgisayarın temel unsurları dört tinedir: Bunlar, mikroişlemci, giriş, çıkış ve bellek üniteleridir. Bu unsurlar anayol (bus) olarak adlandırılan genel bir haberleşme ağının etrafında yer alırlar.

Mikro-bilgisayar sistemleri modüler (değişken) ya da tek karta yerleşik biçimlerde oluşturulabilirler. Modüler yapı, süreç denetim uygulamalarında birçok avantaja



ŞEKİL 1. Modüler yapı

sahiptir, özellikle süreç denetimdeki veri akışının kontrolünde, haberleşmede ve endüstride veri kontrolü ile uygulamalarda büyük kolaylık getirmektedir. Modüler yapıya örnek olarak Şekil 1. incelenebilir. Modüler yapı, mikroişlemci sistemleri için bir yapı teknolojisi- dir. Bu özelliğe sahip bir modüler bilgisayar sisteminde, standart ana bilgisayar boyutuna standartlaştırılmış alt sistemler getirilmiştir. Standart ana bilgisayar boyutuna en yaygın kullanılan VMI, STD, EC8, EURO, MULTIBUS, S100, 9-BUS, G64 BUS'dır. Bir mikroişlemci sistemi oluşturan CPU (Central Processing Unit = Merkezi İşlem Birimi), I/O (Input/Output = Giriş/Çıkış) birimleri, bellek geliştirme kartları, Analog Sayısal çeviriciler ve tüm üniteler bir haberleşme ağı (yol grubu) üzerinden haberleşirler. Bu yollara "BUS" adı verildiği daha önce de tanımlanmıştır. Doğal olarak bu sis-

temler, oluşturulan bilgisayar sistemine, kullanılan mikroişlemedye bağlı olarak belirli standartlar çevresinde tasarımılanmaktadır. "BUS" sistemlerinin oluşturulmasında gözönüne alınan faktörler mikroişlemci, ana bellek kapasitesi, "veri bit" sayısı, veri aktarım kapasitesi ve çok işlemcili kullanım olmaktadır. Ayrıca sistemlerin artan karmaşıklıkları nedeniyle eski sistem yapılarının gelecektekilerle uyumluluğunu sağlayabilecek yapıda 8, 16 ve 32 bit mikroişlemci yapılarına uygun "BUS" standartları da geliştirilmektedir. Kısaca örnekleme gerekirse S100, UNIBUS ve Q - BUS, yüksek hız, yüksek veri ve geniş bellek kapasiteli sistemlerde kullanılır.

'STD Bus", modüler 8 Bitlik mikroişlemcili kart sistemlerinin fiziksel ve elektriksel niteliklerini standardize eder. Parçaların oluşturduğu sistem mikrobilgisayar sistemi olarak adlandırılırken bu parçalar alt sistemleri (sub-systems) oluştururlar. Esas avantajı basitliği ve geniş kullanım alanından gelmektedir. Ayrıca kart boyutlarındaki küçüklük özel amaçlı tasarımlara ekonomik bir çözüm getirir. Yalnız, adres kapasitesi küçüktür. "EURO Bus" 1975 yılında PEP tarafından gerçekleştirilmiştir. DİN 41612 tipi bağlayıcı (connector) üzerine gerçekleştirilmiştir. 6800, 6808, 6809, Z-80, 8085 tipi mikroişlemcilerin kullanımına uygun, kullanılan modüllerle çok basit bağlantı kurulabilen bir senkron "bus" sistemidir. "G-64 bus" ise asenkron veya senkron çalışabilen, 8 bit ile olduğu kadar 16 bit mikroişlemcilerle de kullanılabilen bir sistemdir.

VME, DİN 41612 standardında C-96 tipi 96 uçlu bağlayıcı üzerinden kurulu 16/32 bit mikroişlemcilerle kullanılabilen asenkron anayol sistemidir. Asenkron veri transferi ile çeşidi modüllerin hızları birbirinden bağımsız olabilir. Böylece daha ileri teknolojilere ve mikroişlemci yapısına daha kolay uyum sağlanabilmektedir.

VME esas olarak 16 bit veri sistemi için geliştirilmiştir. Normal olarak ana bellek kapasitesi 16 MByte'dır ve 4K Byte kapasiteye kadar yükseltilebilir. "VME Bus" yapısında genellikle MC 680XX ailesinden mikroişlemciler kullanılır. Veri iletişim hızı çok yüksek olan bu sistemde, güçlü bir "bus control" sistemi ve çok-işlemli yeteneği mevcuttur. Bilgisayar sistemi içinde fiyat kadar yer açısından da ekonomik bir yapıya sahiptir. Bacak bağlantıları Tablo 1'de verilmiştir.

Tablo 1 VME BUS

Uç Numarası	A Sırası	B Sırası	C Sırası
1	D00	BBSY	D08
2	D01	BCLR	D09
3	D02	ACFAIL	D10
4	D03	BG0IN	D11
5	D04	BG0OUT	D12
6	D05	BG1IN	D13
7	D06	BG1OUT	D14

8	D07	BG2IN	D15
9	GND	BG2OUT	GND
10	SYSClk	BG3IN	SYSFALL
11	GND	BG3OUT	BBRR
12	DSİ	BR0	SY\$RESET
13	DSO	BR1	LWORD
14	WRITE	BR2	AM5
15	GND	BR3	A23
16	DTACK	AM0	A22
17	GND	AM1	A21
18	AS	AM2	A20
19	GND	AM3	A19
20	IACK	GND	A18
21	IACKIN	SERCLK	A17
22	IACKOUT	SERDAT	A16
23	AM4	GND	A15
24	A07	IRQ7	A14
25	A06	IRQ6	A13
26	A05	IRQ5	A12
27	A04	IRQ4	A11
28	A03	IRQ3	A10
29	A02	IRQ2	A09
30	A01	IRQ1	A08
31	- 12V	+5VSTDBY	+ 12V
32	+ 5V	+ 5V	+ 5V

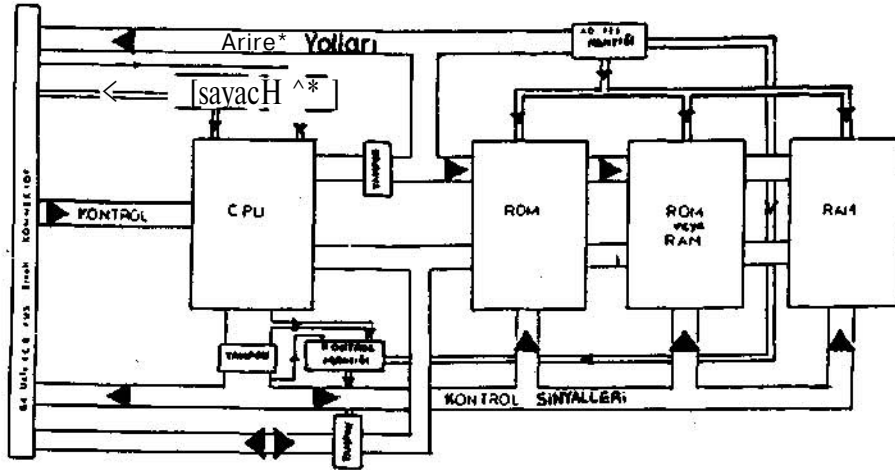
"ECB Bus" Batı Alman Kontron Firması tarafından 1977'de piyasaya sunuldu. Bu sistem, 8 bitlik Z - 80, Z - 800 mikroişlemcilerini taban seçerek geliştirilmiştir. Maksimum kapasitesi, 64 KByte'a kadar artırılabilir. "ECB Bus" sisteminde 8080, 8085 ve NCB 800 tipi mikroişlemciler de kullanılabilir. ECB sisteminin bacak bağlantıları Tablo 2'de verilmektedir.

T.M.J CC*US					
SIRAA		I-AGLANT1*		MRAC	
-L	İL	JIL		-L	İL
+JV	+SV	+SV	1	+SV	+SV
M	05	ADS	2	DO	01
0t	M	AOS	3	D7	07
Di	01	ADS	4	Dİ	01
04	04	AD4	5	AO	AO
A1	A1	A1	6	AI	AI
A4	A4	A4	7	AI	AI
AS	AS	AS	8	AI	AI
AIT	AI	M	9	A7	A7
WAIT	- AI IN	ROY	W		
-USKOV	*USM<A	*usuqv	11	ICI	<STJN
AM			11	AIT	SOO
- IIV			IS		S<
			14	Dİ	01
-SV			IS	-1SV	ADI
VHI			M	ito	
A17			17	Ali	Ali
A14	A14	AM	11	A10	A10
+ISV			It	AM	ALE
MIN	MIN		M	NMIN	NMIN
		SD	11	HFN	INTN
-IIV		SI	n	WK\	WIn
			11		+H-N
VC MOS		VSAT	M	-ON	-DN
		<TAN	15	HALIN	HALIN
			11	FVRLN	PHICLN
KMKK	IOROV	IOVM	J7	Ali	Ali
HFRSHV	RFRSif		M	AIS	A*
A1S	A1S	A1S	29	PMI	mi
At	At	At	M	MREG\	M+Ep\
-USACKN	-USACKN	KJJACKN	SI	-EMTN	<CSETN
CNO	GND	GND	SI	GND	CNO

Koloni : ECB Bus

Kolon H : CPUKartındaECBBuı. T.Ty.at.ila.ma.M

Kolon m : 1/0 Kartında ECB Bus. Uygulaması



ŞEKİL 2. CPU kartı blok diyagramı

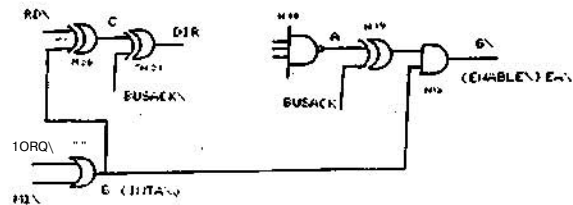
Bir tasarımda anayol sisteminin seçimi, kullanılan mikroişlemcilerden başlayarak bilgisayar sistemi üretiminde uygulanan teknolojiye ve ürünün kullanılacağı yere kadar uzanmaktadır, örneğin, yağlı-tozlu endüstriyel bölgelerde kullanılacak bir sistemin "bus" yapısı da uygun olmalı, kullanılan bağlayıcı toz ve yağın iletkenler arasına girmesini önleyebilmelidir. Yanısıra üretim aşamasında birden fazla baskı katı (PCB) gerektiren sistemler ancak uygun teknolojiye sahip ülkelerde kullanılabilir. Bu açılarından ECB sistemi hem endüstriye dönük bakıldığında hem de üretim açısından incelendiğinde en kolay üretilen ve en verimli sistemlerden biri olarak göze çarpmaktadır. Dolayısıyla bu çalışmada seçilme özelliklerinden biri olmuştur.

Çalışmada "ECB Bus" sistemini kullanarak Z-80 Mikro işlemcili CPU (Merkezi İşlem Birimi) kartı geliştirilmiştir. Kartın ana blok diyagramı Şekil 2'de görülmektedir. Bu kartın bellek yerleşimi bir 4 KByte kadar çıkarılan ROM alanı, bir 2KByte RAM alanı ve maksimum 4KByte kapasiteye kadar ulaşabilen bir ROM/RAM alanıdır.

Adres ve veri yolları ile CPU kontrol sinyalleri dış dünyaya korunmalı olarak verilmiş ayrıca korumada yön kontrol devreleri ile DMA (Direct Memory Access = Doğrudan Bellek Erişimi) özelliği de karta kazandırılmış, aynı zamanda aşın akım yüklenmelerine karşı CPU koruması da gerçekleştirilmiştir. Veri anayolları ise iki yönlü "tri-state buffer" sistemi ile korunmuştur. Çalışma hızı olarak 4 MHz standardı düşünülmüştür. Bu değer 250 nanosaniyeden daha büyük okuma hızı olan EPROM'larda sorun yaratmasına karşı devrede bir de "bekleme (Vwait)" devresi mevcuttur.

Z-80 serisi mikro işlemcileri 2.5, 4 ve 6 MHz hızlarında çalışabilen sırasıyla Z-80, Z-80A ve Z-80B'dir. Çalışmada Z-80A kullanılmıştır. Bu yazımda Z-80'in özellikleri ve detaylarına katalog bilgi olduğu için yer verilmeyecektir. Yalnız sistemin çalışmasında ve DMA özelli-

ğinin uygulanmasında etken olan bir kontrol mantığı açıklanmıştır. Veri anayollarının iki yönlü ve korunmalı olarak dışarıya açılması 74LS245 tümeleşik devresi ile başarılmıştır. 74LS245'in 1 nolu bacağından uygulanan DIR sinyali verinin akış yönünü kontrol etmektedir, DIR "0" iken veriler karta doğru alınmaktadır. DMA için ise yön tersine çevrilmiştir. IORQ\veM1\sinyalleri "OR" lanarak INTA\ sinyali üretmekte kullanılmaktadır. Çünkü INTA\ sinyali aktif olduğunda tampon (buffer) devresi "vektör interrupt" yapabilmek için hazır olmaktadır. Bu kontrol sinyalleri ile ilgili gerçeklik tablosu ve devre Şekil 3 ve Tablo 3'de görülebilir.



ŞEKİL 3. Kontrol sinyalleri

Tablo 3. "Directioü Control" sinyallerinin gerçeklik tablosu

BUSACK	BUSACKV	A	B	RD\	C	DIR	EA\
1	0	0	1	0	1	1	1
1	0	0	1	1	0	0	1
1	0	1	1	0	1	1	0
1	0	1	1	1	0	0	0
0	1	0	0	1	1	0	0
0	1	0	1	0	1	0	0
0	1	0	1	1	0	1	0
0	1	1	1	0	1	0	1
0	1	1	1	1	0	1	1

EA/: Buffer Enable, active"low
DIR: High;Dataout

WAIT\ sinyali karta kazandırılan bir özellik olarak görülebilir. Zaten Z-80 mikroişlemcisinde kullanılan bu sinyal belirli bir geciktirme devresinden geçirilerek kullanılmış ve böylece EPROM ların hız sorunu devreden kalkmıştır. WAIT\ sinyali yavaş bellek yapılan veya I/O cihazları için kullanılan bir sinyaldir. WAIT\ sinyali düşük seviyede (mantıksal 0 iken CPU hiç bir işlem yapmayacak ve daha önceden gelmiş olan dış bellek ya da I A) cihazları istemlerine cevap verecektir. Özellikle yüksek frekansla çalışan sistemlerde uygun işlem hızlarının seçilmesi zorunludur. Örneğin 2716 ve 2732 EPROM 'larda bilgi giriş zamanı uzun olmakta ve CPU tarafından adreslendirmede sorunlar çıkabilmektedir. Bu sorunun çözümünd* genel olarak iki yol izlenebilir :

İlk yöntem yüksek hızlı bellek seçimidir. Diğer bir deyişle giriş zamanı sırasıyla 350 nsan ve 250 nsan olan EPROM ve RAM seçimidir.* Fakat bu hızda EPROMların kolay bulunmaması ve fiyat problemleri ikinci yöntemin kartta olmasında yarar olduğu izlenimini uyandırmaktadır, ikinci yöntemde CPU yavaşlatılmakta ve normal, yani düşük hızlı EPROMlar kullanılmaktadır. 4 MHz hızda "wait" en az bir periyottuk (250 nsan) bekleme sağlamak, böylece EPROM'a 500 nsan bir zaman tanınmaktadır, işlem "D Tipi Flip Flop" aracılığıyla gerçekleştirilmiştir.

Eğer iki EPROM seçilirse, bir kısa devreleme (jumper) üstemi He iki EPROM olduğunu adreslemeden belirtme özelliği sağlanmakta böylece her iki EPROM da WAIT özelliğinden yararlanmaktadır. WAIT devresi sistemden Çıkanınak istenirse, bir tel bağlaç bu işi yapabilmektedir. Ayrıca karta dışardan bekleme yollamak mümkün olabilmektedir. Z-gO B (6 MHz) kullanıldığında WAIT süresi 333 nanosaniye olmaktadır.

Mikroişlemci hm olarak 4.0 MHz seçilmiştir. Bu hız Z-80 A CPU için mümkün olan en yüksek hızdır. Hızın elde edilmesi için 8.0 MHz'lik kristal kullanılmış ve osilatör devre çıkışındaki frekans ikiye bölünerek verilmiştir. Bunun nedeni periyottaki düzensizlik ve bir periyottaki "1", "0" vurumları arasındaki eşitliği elde edebilmektedir. Böylece adresleme ile zamanlama işlemleri de regüle edilmektedir. Hız, bir tel bağlaç ile kristal frekansına göre ayarlanabilir. Dolayısıyla gerektiğinde kristal frekansının dörde bölünerek çalıştırılması da mümkün olmaktadır.

PEUŞK DÜZENİ

Bdtafc ünitesi üç adet tümleşik devre alanından oluşur. Bu aklar yerleştirilecek ROM veya RAM tip ve kapasitelerine göre tanımlanabilmektedir. Adresleme ve kapasiteler kullanıcı tarafından seçilebilir. Genellikle, temel uygulamalar için bir ROM ve bir RAM tümleşik devre gerekmektedir. ROM'lar 2716 (2048x8) ya da 2732 (4096x8), Ultra Violet Erasable CMOS PROM, RAM ise 6116 (2048x8) Satic RAM şeklinde uygulanmaktadır. Mü-

kün olan bellek düzeni Tablo 4'te verildiği gibi üçerli altı gruptan oluşmuştur.

Tablo 4

	I	II	III	IV	V	VI	
Bellek Alan	1	2716	2716	2716	2732	2732	2732
" "	2	2716	2732	6116	2716	2732	6116
" "	3	6116	6116	6116	6116	6116	6116

Adres seçimi çoğullayıcı 74LS138 tümleşik devresi ve 74LS08 tümleşik devresindeki "VE" kapıları ile oluşturulmuştur. "VE" kapılarının çıkışları belleklerin CS\ girişlerine bağlanarak adres seçimi yapılabilmektedir. Ayrıca bir EPROM kullanımında bir direnç aracılığıyla ikinci alanın RAM alanı olarak kullanılması sağlanmıştır. Burada adres seçimindeki bağlantılar ayarlı anahtarlar (DİP Switch) yapılmaktadır. Seçilen bellek adresleri ve kapasiteleri ise Tablo 5'te görülmektedir.

Tablo 5: Bellek Yapılan, Kapasite ve Adresleri

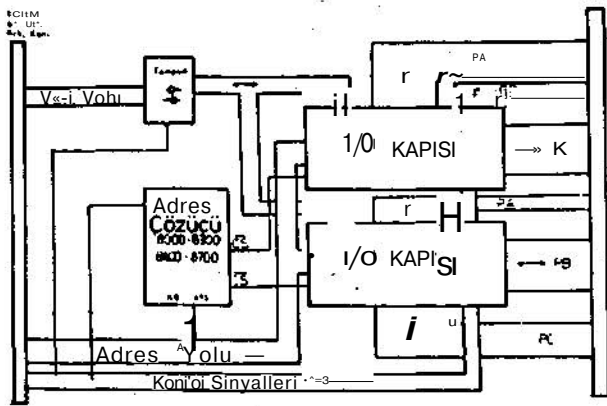
T.D. 1	T.D. 2	T.D. 3
2716 2K 0000 H 07FFH	2716 veya 6116 2K 0800 H OFFFH	6116 2K 1000 H 17FFH
2716 2K 0000 H 07FFH	2732 4K 0800 H 17FFH	6116 2K 1800 H 1FFFFH
2732 4K 0000 H OFFFH	2716 veya 6116 2K 1000 H 17FFH	6116 2K 1800 H 1FFFFH
2732 4K 0000 H OFFFH	2732 4K 1000 H 1FFFFH	6116 2K 2000 H 27FFH

RESET\, CPU işlevlerini en baştan yaptırma, diğer bir deyişle sistemi yeni açmış gibi işlemlerin baştan alınmasını sağlayan bir sinyaldir. Bu sinyal sisteme güç verildiğinde ya da RESET düğmesine basıldığında mantıksal olarak düşük seviyeye geçerek sistemi "reset" eder. Tasarınlanan devrede bu işlemi yapan aynı bir blok da mevcuttur. 74LS122 tümleşik devresi ile gerçekleştirilen bu blok, kendisine bağlı bir mikro-anahtar yardımıyla ve bir kondansatör-direnç devresiyle RESET\ sinyalini üretir. Normalde "1" mantık seviyesinde olan sinyal, "reset" düğmesine basıldığında kondansatör üzerinden boşalma

(* Bu giriş zamanları, çalışmanın gerçekleştirildiği sırada piyasada varolan bellek özelliklerine göre verilmiştir.

ve tekrar dolma süresine göre mantıksal "0" düzeyine inmekte ve 20 mikrosaniyelik bir vurum üretmektedir. Bu süre CPU "reset" olabilme süresinin üzerinde bir zaman olarak tutulmuştur. Ayrıca sinyalin, "bus" üzerinde bağlayıcı aracılığıyla, kart dışındaki sistemleri de "reset" etmesi mümkün olmaktadır.

Kartın Test Çalışmaları: Kartın çalışma şartlarına uygunluğu dışarıdan bağlanan ECB bus yapısına uygun iki adet I/O kartı ile yapılmıştır. Toplam sistem iki tane I/O kartı, bir CPU kartı ve bir besleme kartı ile oluşturulmuştur. Temel fonksiyonlar, örneğin "reset", "wait" vb. normal işlemlerin testleri, sinyallerin uygun limitlerde olup olmadığını ve fonksiyonlarını yapı yapmadığını osiloskop aracılığıyla incelenerek yapılmıştır. Veri ve Adres yolları testi ise dışarıya adresleme yapan ve çeşitli sinyalleme sistemleri üreten bir yazılım rutini ile I/O kartlarını seçerek incelenmiştir, ikinci test kartının blok diagramı Şekil 4'de gösterilmiş, gerekli yazılımlar adres değiştirme yöntemleriyle EPROMlar kullanılarak test edilmişlerdir.



ŞEKİL 4. İkinci test kartının blok diyagramı

Test Yazılımı : Sistemin çalışması CPU kartı ile I/O kartlarının adres ve bilgi aktarımının testi ile kontrol edilmiştir. Kart adresleri sırasıyla seçilmiş ve bilgi olarak aktarılan çeşitli sıklıktaki kare dalga serileri I/O kartlarının birisinin çıkışında yanıp sönen LED'ler, diğerinde ise osiloskoptan izlenmiştir. Bu işlemin yapıldığı rutin Tablo 6'da verilmiştir.

Her iki I/O kartının derlenebilmesi ve doğru seçimin yapıp yapılmadığının belirlenmesi için adresler sırasıyla 8300 H, 8000 H, 8100 H, 8200 H, ile 8700 H, 8400 H, 8500 H ve 8600 H olarak ayarlanmış böylece test kartı

üzerindeki her iki 8255'in çıkışlarında da kare dalgalar elde edilmesi sağlanmıştır. Bu test sonucunda, CPU kartının doğru adresleme ve doğru işlem yaptığı çıkışlardaki istenen dalga şeklini osiloskoptan ve yanıp sönen LED'ler ile izlenmiştir.

DMA testlerinde ise, BUSREQ\ sinyalinin aktif olması halinde Tablo 3'deki şartların sağlanıp sağlanmadığının incelenmesi zorunluluğu getirmektedir. Bu nedenle BUSREQ\ sinyali arka plandaki "bus" sisteminde "0" seviyesine indirildi. Aynı anda Tablo 3'deki tüm sinyaller incelendi. "Bus" yönlendiricilerinin "tri state" durumuna geçtiğinde dışardaki cihazın belleklerle doğrudan ilişkiye geçme koşulu görüldü. Bu konumda yanıp sönen LED'lerin bir noktada kaldığı, BUSREQ\ sinyalinin aktif konumdan çıkınca sayma işlemine devam ettiği gözlenmiştir. Tüm bu test aşamaları, Tablo 3'deki şartları incelemede geçerli görülerek teorik olarak var olan işlevlerin pratikteki çalışmada da varlığı, dolayısıyla kartın DMA özelliğine sahip olarak hatasız çalıştığı belirlenmiştir.

Kartın daha geliştirilmiş ileri bir aşamasından beklenen, I/O kartı üzerindeki tümleşik devrelerle gerekli mantık ve kontrol devrelerinin de CPU kartı üzerine eklenerek tüm sistemin tek bir karta indirgenmesi olmaktadır. (**)

Tablo 6. Test Rutini

MNEMONIC	OPCODE-	AÇIKLAMA
LP SP, #1900	31 0019	STACKPOINTER BELİRLE
LD HL, #8003	2103 80	CNWR ADRESİNİ BELİRLE
LD(HL), 128	36 80	CNWR YI YOKLE
STA : LD B, 255	06 FF	SAYACI YOKLE
LP3 : HL, #8000	210080	PORTAYIYOKLE
LD (HL), B	70	PORT A ADRESİNİ B YE YÜKLE
PUSHBC	C5	PORT A ADRESİNİ SAKLA
LD B, 255	06 FF	TEKRAR BELİRLE
LP2 : LDHL, #8001	210180	PORT B YI YOKLE
LD (HL), B	70	PORT 8 ADRESİNİ B YE YOKLE
PUSHBC	C5	PORT B ADRESİNİ SAKLA
LD B, 255	06 FF	TEKRAR BELİRLE
LP1 : LD HL, #8002	210280	PORT C YI YOKLE
LD(HL), B	70	PORT C ADRESİNİ B YE YOKLE
DJNZLP1	10 FA	PORT C İÇİN SAYMAYA BAŞLA
POPBC	C1	PORT B ADRESİNİ AL
DJNZ LP2	10 FO	PORT B İÇİN SAYMAYA BAŞLA
POPBC	C1	PORT A ADRESİNİ AL
DJNZLP3	10 E6	PORT A İÇİN SAYMAYA BAŞLA
JRSTA	18 E2	TEKRAR BAŞA DON

(**) Yazının fazla detaylı "L" «i» H n kaçınmak amacıyla kartın ve test kartı a "" ana devre şemaları verilmeyip yerine temel blok diagramlar tercih edilmiştir.