

# SADECE DDCC ELEMANI KULLANILARAK GERİLİM ÖLÇEKLEMELİ YENİ BİR DİJİTAL-ANALOG DÖNÜŞTÜRÜCÜ TASARIMI

Muhammed A. Ibrahim<sup>1</sup>Hakan Kuntman<sup>2</sup>Oğuzhan Çiçekoğlu<sup>3</sup>

<sup>1,2</sup>Elektronik ve Haberleşme Mühendisliği Bölümü  
Elektrik-Elektronik Fakültesi

İstanbul Teknik Üniversitesi, 34469, Maslak, İstanbul

<sup>1</sup>e-posta: ibrahimm@itu.edu.tr

<sup>2</sup>e-posta: kuntman@ehb.itu.edu.tr

<sup>3</sup>Boğaziçi Üniversitesi, Elektrik-Elektronik Mühendisliği Bölümü, 34342 Bebek, İstanbul  
e-posta: cicekoglu@boun.edu.tr

*Anahtar sözcükler: Diferansiyel Fark Akım Taşıyıcı DDCC, Dijital-Analog Dönüştürücü*

## ÖZET

*Bu bildiride, sadece diferansiyel fark akım taşıyıcılar (DDCC) kullanılarak gerilim ölçeklemeli yeni bir dijital-analog (D/A) dönüştürücü devresi sunulmuştur. Bu devre, DDCC elemanı dışında hiçbir aktif ya da pasif eleman içermemektedir. Buna ek olarak, DDCC aktif elemanının kutuplama akımı dışında devreden hiçbir akım akmamaktadır. Bu nedenle devrenin güç tüketimi düşük olmaktadır.*

## 1. GİRİŞ

İşaret işleme konusunda dijital-analog (D/A) dönüştürücüler en önemli işlevlerden birini gerçekleştirmektedir. D/A dönüştürücünün girişi, bir sayısal işaret işleme sisteminden üretilip paralel ikili işaretlerden oluşan bir sayısal sözcüktür. Bu paralel ikili sayılar, bir referans gerilimi ölçeklendirilerek çıkışta eşdeğer bir analog işarete dönüşmektedir. Bir analog işaret işleme sistemine girmeden önce, D/A dönüştürücünden elde edilen bu analog işaret süzülür ve/veya kuvvetlendirilir [1]. Bir gerilim ölçeklemeli D/A dönüştürücü,  $2^N$  adet referans gerilimini ( $V_r$ )  $N$ -bitli bir sayısal sözcüğüne göre bir tek analog çıkışına kodlamaktadır.

Diğer taraftan, son zamanlarda önerilen diferansiyel fark akım taşıyıcı DDCC (*differential difference current conveyor*) [2] elemanının yüksek giriş empedanslı olması ve matematiksel işlem yapabilmesinden dolayı bu elemanı içeren devrelerin, klasik gerilim kuvvetlendirici (opamp) ve işlemsel geçiş iletkenliği kuvvetlendiricisi (OTA) gibi aktif devre elemanlarını içeren diğer devrelere göre daha az eleman içermektedir [1,3].

Literatürde birkaç CMOS D/A dönüştürücü bulunmaktadır [3-6]. Ancak, bu devreler karışık yapılara sahiptir.

Bu çalışmada, DDCC-tabanlı basit bir D/A dönüştürücü devresi önerilmiştir. Önerilen devre

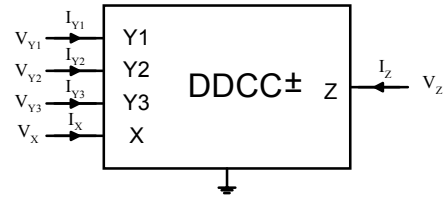
sadece DDCC elemanını içermektedir. Sadece DDCC elemanının kutuplama akımlarının akmasından dolayı önerilen devre düşük güç harcamaktadır.

## 2. ÖNERİLEN DEVRE TOPOLOJİSİ

DDCC elemanı şematik olarak Şekil 1'de gösterilmiştir. Elemanın tanım bağıntıları matrisel olarak

$$\begin{bmatrix} I_{Y1} \\ I_{Y2} \\ I_{Y3} \\ V_X \\ I_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 1 & -1 & 1 & 0 & 0 \\ 0 & 0 & 0 & \pm 1 & 0 \end{bmatrix} \begin{bmatrix} V_{Y1} \\ V_{Y2} \\ V_{Y3} \\ I_X \\ I_Z \end{bmatrix} \quad (1)$$

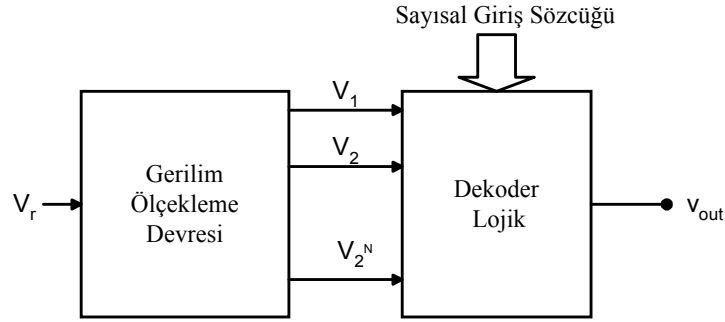
şeklinde (1) bağıntısında + ve - işaretleri sırasıyla DDCC+ elemanını ve DDCC- elemanını göstermektedir.



Şekil 1. DDCC sembolü

Gerilim ölçeklemeli D/A dönüştürücünün genel bir blok diyagramı Şekil 2'de verilmiştir. Bu diyagramda, kodlayıcı devre,  $V_1, V_2, \dots, V_{2^N}$  gerilimlerinden birini  $v_{OUT}$ 'a iletmektedir.

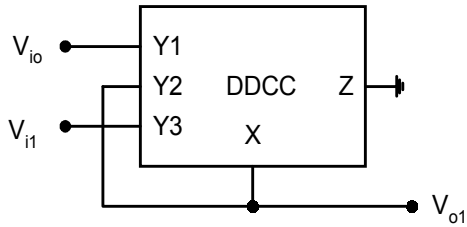
Denklem (1)'de verilen  $Y1, Y2, Y3$  ve  $X$  uçları arasındaki ilişkiye dayanarak, Şekil 3'de verilen



Şekil 2. Gerilim ölçeklemeli D/A dönüştürücü için genel bir blok diyagramı

hücrenin transfer fonksiyonu aşağıdaki gibi yazılabilir

$$V_{o1} = \frac{1}{2}V_{io} + \frac{1}{2}V_{i1} \quad (2)$$



Şekil 3. Önerilen D/A dönüştürücünde kullanılan DDCC-bazlı hücre

Aynı şekilde, Şekil 4'de verilen devre konfigürasyonunun transfer fonksiyonu aşağıdaki gibi verilebilir

$$V_{oN} = \frac{1}{2^N}V_{i1} + \frac{1}{2^{N-1}}V_{i2} + \dots + \frac{1}{2}V_{iN} \quad (3)$$

$V_{i1} = V_{i2} = V_{iN} = V_r$  olursa, Denklem (3) aşağıdaki gibi yazılabilir

$$V_{oN} = \left(\frac{1}{2} + \frac{1}{2^2} + \dots + \frac{1}{2^N}\right)V_r \quad (4)$$

Denklem (4)den anlaşıldığı gibi, Şekil 4'de verilen devre,  $N$ -bitlik bir ikili girişin  $V_{oN}$  analog çıkış gerilimine dönüştürmektedir. Yani, devre bir gerilim ölçeklemeli bir D/A dönüştürücü devresidir.  $N$ -bitlik bir sayısal işaretin analog bir işarete dönüştürülmesi için bu devrenin kullanılmasıyla sadece  $N$  tane DDCC elemanına gerek olduğunu belirtmekte yarar vardır. Buna ek olarak, devrenin DDCC elemanından başka hiçbir aktif ya da pasif eleman içermemesi ve DDCC elemanının kutuplama akımından başka dışarıya hiçbir akımın akmaması önerilen devrenin avantajlarıdır.

### 3. BENZETİM SONUÇLARI

Bu çalışmada önerilen D/A dönüştürücü devresinin başarımı SPICE benzetim programı yardımıyla gösterilmiştir. Benzetimde DDCC için Şekil 5'de verilen CMOS yapı ve Tablo 1'de verilen  $0.5 \mu\text{m}$  MIETEC CMOS proses model parametreleri kullanılmıştır. Kullanılan MOS tranzistorların boyutları Tablo 2'de verilmiştir. Güç kaynakları  $V_{DD}=2.5\text{V}$  ve  $V_r=4\text{V}$  olarak seçilmiştir.

Tablo 1:  $0.5 \mu\text{m}$  MIETEC CMOS proses model parametreleri.

```

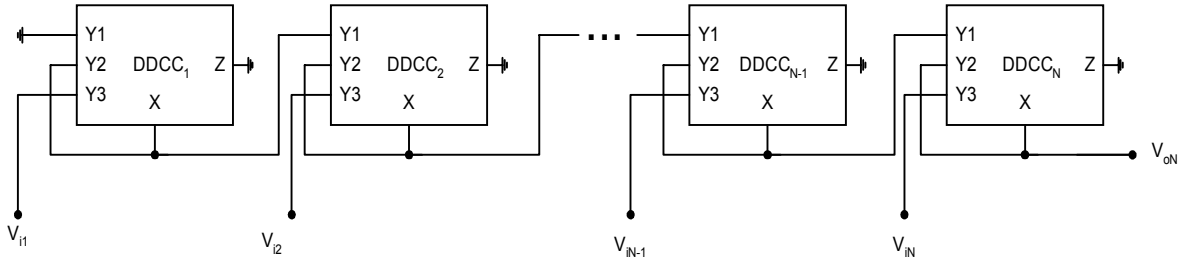
.MODEL NT NMOS LEVEL=3 UO=460.5
+TOX=1.0E-8 TPG=1 VTO=.62 JS=1.8E-6
+XJ=.15E-6 RS=417 RSH=2.73 LD=0.04E-6
+ETA=0 VMAX=130E3 NSUB=1.71E17 PB=.761
+PHI=0.905 THETA=0.129 GAMMA=0.69
+KAPPA=0.1 AF=1 WD=.11E-6 CJ=76.4E-5
+MJ=0.357 CJSW=5.68E-10 MJSW=.302
+CGSO=1.38E-10 CGDO=1.38E-10
+CGBO=3.45E-10 KF=3.07E-28 DELTA=0.42
+NFS=1.2E11

.MODEL PT PMOS LEVEL=3UO=100 TOX=1E-8
+TPG=1 VTO=-.58 JS=.38E-6 XJ=0.1E-6 RS=886
+RSH=1.81 LD=0.03E-6 ETA=0 VMAX=113E3
+NSUB=2.08E17 PB=.911 PHI=0.905
+THETA=0.120 GAMMA=0.76 KAPPA=2 AF=1
+WD=.14E-6 CJ=85E-5MJ=0.429 CJSW=4.67E-10
+MJSW=.631 CGSO=1.38E-10 CGDO=1.38E-10
+CGBO=3.45E-10 KF=1.08E-29 DELTA=0.81
+NFS=0.52E11

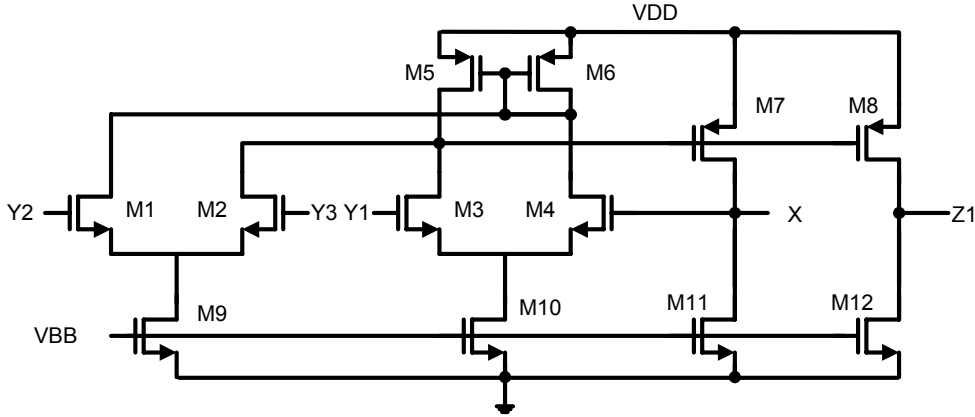
```

Tablo 2: Verilen CMOS DDCC yapısının tranzistor boyutları.

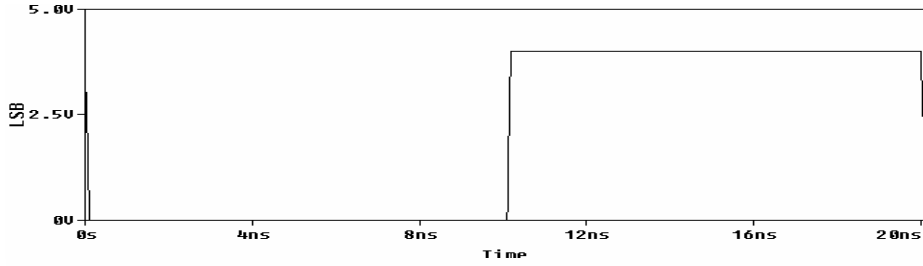
TRANZİSTOR	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )
M1-M4	0.8	0.5
M5-M6	14.4	0.5
M7-M8	4	0.5
M9-M10	10	0.5
M11-M12	45	0.5



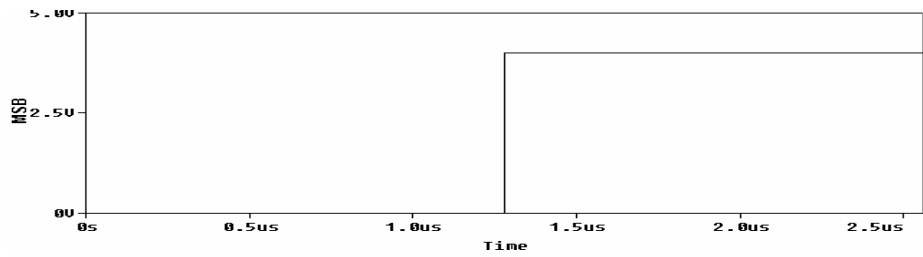
Şekil 4. Önerilen DDCC-tabanlı gerilim ölçeklemeli D/A dönüştürücü devresi.



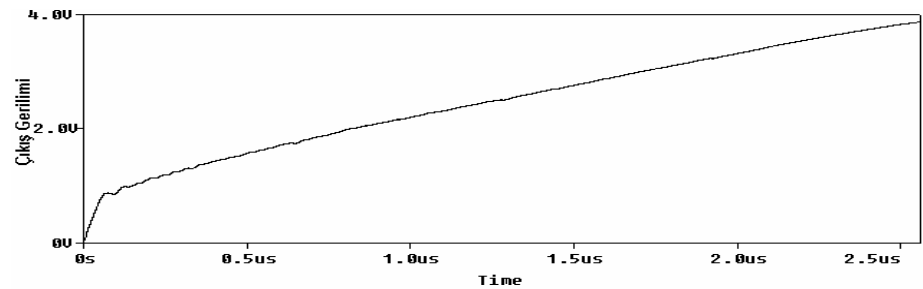
Şekil 5. Kullanılan DDCC elemanın CMOS devresi



(a)



(b)



(c)

Şekil 6. Önerilen D/A dönüştürücünün a) LSB, b) MSB ve c) analog çıkış gerilimleri

50 Mörnek/Saniyelik bir hızla 8-bitlik sayısal bir giriş D/A dönüştürücü devresine uygulanmıştır. Giriş kodu 00000000'den 11111111'e kadar düzenli bir şekilde değiştirilmiştir. Şekil 6, en önemsiz bit (Least Significant Bit LSB), en önemli bit (Most Significant Bit MSB) ve analog çıkış gerilim işaretlerini göstermektedir. Şekilden anlaşıldığı gibi çıkış gerilimi yaklaşık olarak 0'den 4 V'a kadar değişmekte ve teorik beklentilerle uyum sağlamaktadır. Küçük sayısal giriş durumunda analog çıkışın tam lineer olmamasının sebebi DDCC elemanının DC karakteristiklerinin küçük giriş değerlerindeki lineersizliğinden kaynaklanmaktadır.

#### 4. SONUÇ

Bu çalışmada,  $N$ -bitlik yeni bir gerilim ölçeklemeli D/A dönüştürücü devresi sunulmuştur. Sunulan devre sadece DDCC elemanını içermekte olduğundan tümleşik devrelerinin imal edilmesi açısından çok uygundur. SPICE programı ile önerilen D/A dönüştürücü devresi benzetilmiştir. Benzetim sonuçları devrenin yüksek başarılı olduğunu göstermektedir.

#### KAYNAKLAR

- [1] P. E. Allen and D. R. Holberg, CMOS Analog Circuit Design, Oxford University Press, New York, 2002.
- [2] W. Chiu, S.-I. Liu, H.-W. Tsao, and J.-J. Chen, "CMOS differential difference current conveyors and their applications", IEE Proc. Circ. Devices Syst., vol. 143, pp. 91-96, 1996.
- [3] S. Minaei and S. Türköz, "An 8-bit 50-MS/s CMOS digital-analog converter", Uluslar arası Elektrik Elektronik Mühendisliği Konferansı ELECO bildiri kitabı, Bursa Türkiye, Kasım 2001, (Elektronik) pp. 82-85.
- [4] T. Miki, Y. Nakamura, Y. Nishikawa, K. Okada and Y. Horbia, "A 10 bit 50-MS/s CMOS D/A converter with 2.7 power supply", Proc. IEEE Symp. VLSI Circuits Dig. Tech. Papers, pp. 92-93, 1992.
- [5] D. Reynolds, "A 320 MHz CMOS triple 8 bit DAC with on-chip PLL and hardware cursor", IEEE J. Solid-State Circuits, vol. 29, pp. 1545-1551, 1994.
- [6] L. S. Y. Wong, C. Y. Kwok and G. A. Rigby, "A 1-V CMOS D/A converter with multi-input floating-gate MOSFET", IEEE J. Solid-State Circuits, vol. 34, pp. 1386-1390, 1999.