

# mühendislik dünyası

## uygulamalar



Sayısal elektronikteki gelişmelere paralel olarak örneksel imleri (işaretleri) sayısala çevirip iletmek ve işlemek geniş uygulama alanı bulmaktadır. Bu yazıda çeşitli iyi ve kötü

Kaya Yazgan, TCDD  
Elektronik Araştırma Merkezi

yönleri olar. 13 çevirme yöntemi incelenip değerlendirilmiştir. Temel kaynak [1] bir uygulama notudur. Bunun dışında birçok kaynak taramış ve ekli listede sunulmuştur.

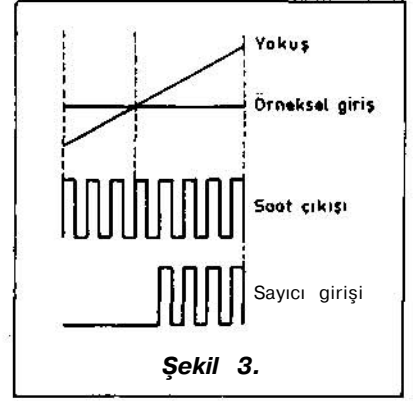
Uygulayıcılara "mutlak değer alıcı" devresi olarak kaynak [2] salık verilebilir. Özellikle bir hattan gürültülü örneksel imlerin alınması durumunda kaynak [3] deki düzenek yararlı olabilir.

### 1. ÖRNEKSELDEN SIKLIĞA ÇEVİRİCİ KULLANMA

Giriş ucuna uygulanan gerilimi, çıkıştaki dalganın sıklığını (frekansını) denetlemek amacıyla kullanan devreler, elektronikte "gerilim denetimli osilatör" (Voltage Controlled Oscillator, VCO) adıyla bilinir ve geniş uygulama alanına sahiptir. Böyle bir osilatör kullanılarak yapılan örnekselden sayısala çevirici Şekil 1'de gösterilmiştir. Örneksel girişteki gerilim ne kadar büyükse osilatör o kadar yüksek sıklıkta dalga üretmekte, zamanlayıcının verdiği değişmez uzunluktaki vuruş (darbe) içinde sayıcı o kadar çok sayabilmektedir. Sayıcıda sayısal sonuç paralel veya seri olarak alınmaya hazırdır.

Bu tür tasarımda dikkat edilmesi gereken iki nokta aşağıda belirtilmiştir:

a) Osilatör sıklığının bütün çalışma alanı içinde doğru



Şekil 3.

sal olması gereklidir. Özellikle 0 V örneksel giriş verildiğinde osilatörler genellikle susmaz ve sayısal sonuç yanıltıcı olabilir, b) Zamanlayıcının ürettiği dalga uzunluğunun çok duyarlı olması ve değişmemesi gereklidir.

### 2. ÖRNEKSELDEN VURUŞ GENİŞLİĞİNE ÇEVİRİCİ KULLANMA

Şekil 2'de görülen çevirici bu konuda "klasik" sayılabilecek bir çeviricidir. Örneksel yokuş işlevi (ramp function) üreteni değişmeyen eğimle yükselen bir gerilim üretmekte, "gerilimden vuruş genişliğine çevirici" ise gelen örneksel gerilimle bu yokuş gerilimini kullanarak, örneksel gerilimin uzunluğuyla doğru orantılı uzunlukta bir vuruş üretip saatin belirli sayıda vuruşunun sayıcıya ulaşmasına yol açmaktadır. Böylelikle sayıcı üzerinde sayısal çıkış belirlenmektedir.

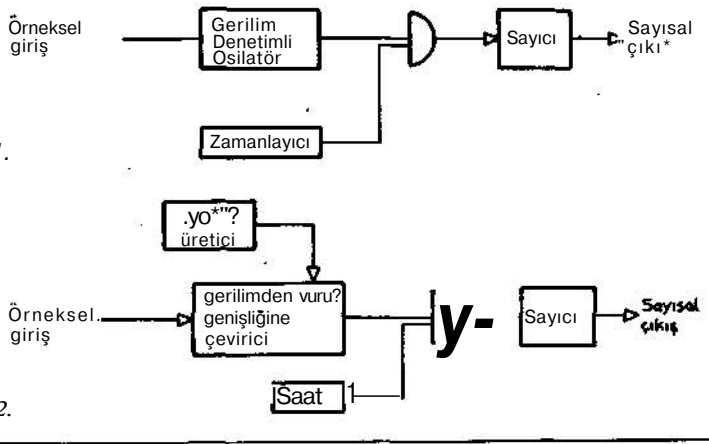
Şekil 2 devreyi, Şekil 3 ise dalga şekillerini göstermektedir.

Yokuş yerine "merdiven basamağı" (staircase) tipi bir dalga üretilmesi de geniş uygulama alanı bulmuştur [4, 5].

### 3. PARALEL ÇEVİRİCİ

Hızlı çevirme yapmanın önem kazandığı uygulamalar için sağlanabilir bir yöntemdir. Yüksek hızda çalışan karşılaştırıcılar nedeniyle ve çevirici mantığının çok sayıda bit için büyümesiyle maliyet yüksektir.

Şekil 1.



Şekil 2.

Örneksel gerilim, değişmez bir gerilimin bölünmesiyle elde edilen çeşitli gerilimlerle karşılaştırılır, mantık devreleri de bu sonucu yorumlayıp çıkış uçlarında paralel sayısal bilgi haline getirirler (Şekil 4).

#### 4. KASKAD ÇEVİRİCİLER

Sayısal çıkışın her biti birbirine eş ardışık dizilmiş katlarda oluşturulur. İlk kat örneksel girişi, diğerleri kendinden bir önceki katın çıkışını bir dayanak (referans) gerilimle karşılaştırıp sayısal bilginin bir bitini oluşturur (Şekil 5).

Eğer  $V_n < V_{R_{n-1}}$  ise  $D_n = 1$  dir.

Eğer  $V_n > V_{R_{n-1}}$  ise  $D_n = 0$  dir.

$V_{n-1}$  dayanak gerilimler bir öncekinin yarısını alarak dizilebilir. Bunun önüne geçmek için dayanak gerilim tek değerde tutulup çıkarıcının aynı zamanda ikiye çarpması da sağlanabilir. Genellikle çıkarıcı olarak bir işlem yükselteci kullanıldığından bu uygulama hiçbir zorluk getirmez.

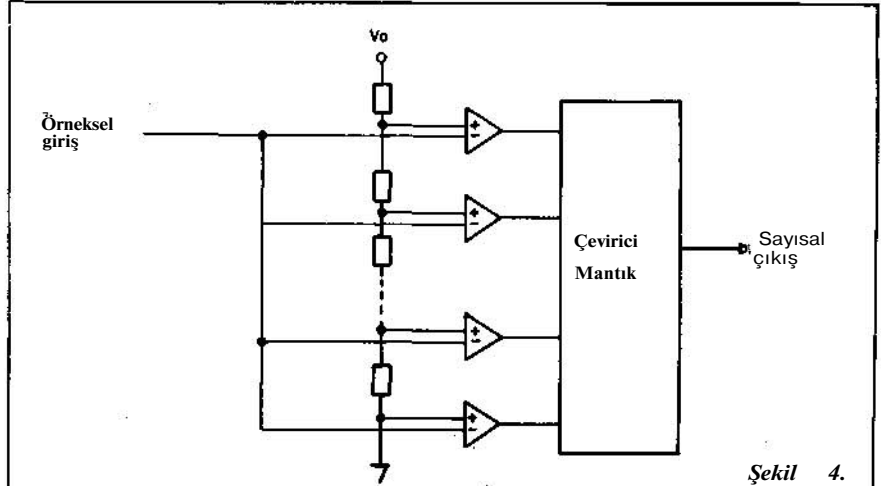
Üretilen sayısal kodun "Gray" veya "ikili kodlanmış onlu" (Binary coded decimal, BCD) olması istendiğinde bir çevirici daha gerekli olabilir.

Kaynak [6] da Gray kodunda üreten çevirici için ayrıntılı bilgi bulunabilir.

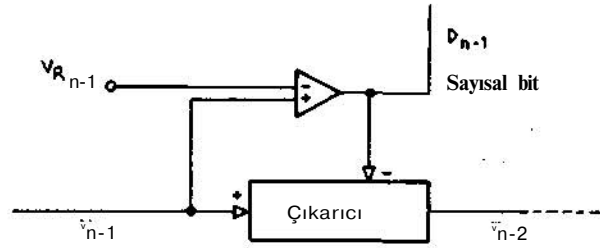
#### 5. İKİLİ SAYICI KULLANMA

Geribeslemeli yöntemlerin en çok kullanılan ve basitlerinden biridir. Sayıcının çıkışı bir sayısaldan örneksele çeviriciyle örneksel bir gerilime çevrilir, giriş gerilimiyle karşılaştırılarak giriş geriliminin büyük olduğu anlarda saat vurularının sayıcıya ulaşıp, sayısal sonucu yükseltmesi sağlanır (Şekil 6).

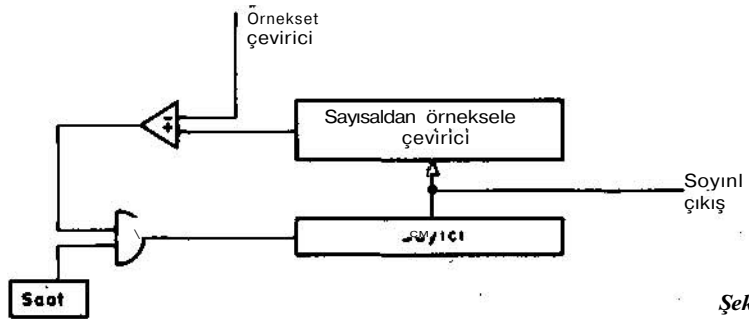
Çeviricilerdeki, karşılaştırıcı ve geçitlerdeki ilerleme süreleri, saat hızını sınırlar. Yöntem, çok hızlı değildir. Örneksel girişin az değiştiği uygulamalar için sayıcının durması önemli bir özelliktir.



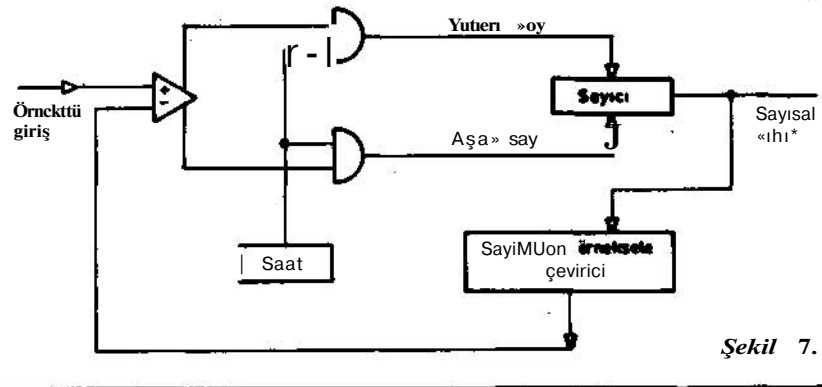
Şekil 4.



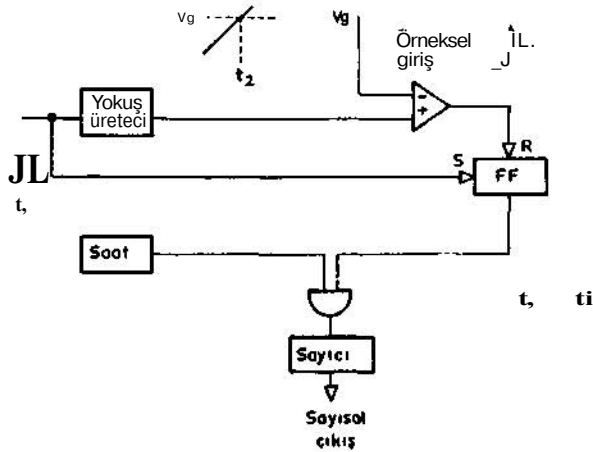
Şekil 5.



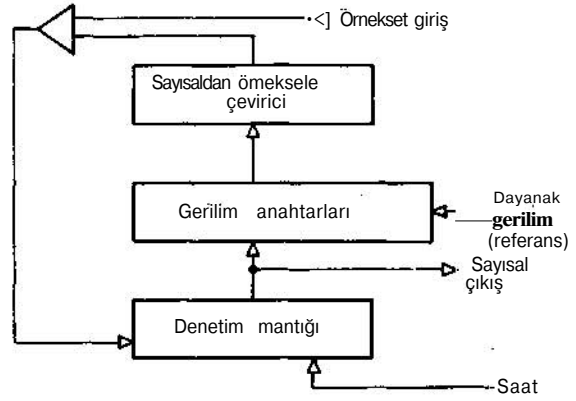
Şekil 6.



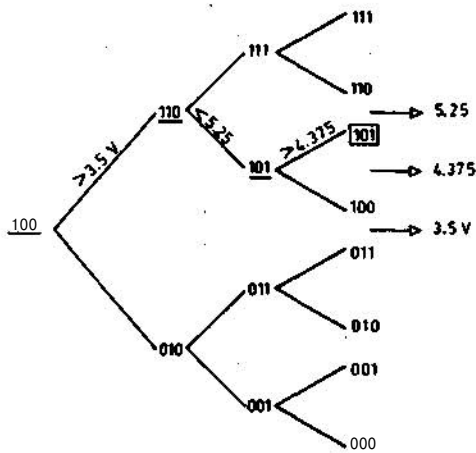
Şekil 7.



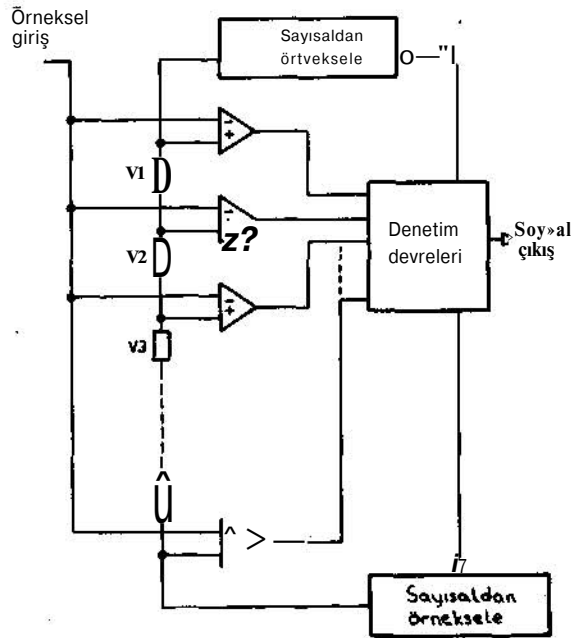
Şekil 8.



Şekil 9.



Şekil 10.



Şekil 11.

#### 6. AŞAĞI-YUKARI SAYICI KULLANMA

Sayıcıların aşağıya veya yukarı doğru sayabilmesi özelliğini kullanarak Şekil 6'da verilen dizge geliştirilip hızı artırılabilir (Şekil 7). Çalışma ilkesindeki tek yenilik karşılaştırıcının iki çıkışının da kullanılarak sayıcıdaki değerin örneksel girişteki gerilimden yüksek olması durumunda sayıcının saat darbelerini aşağıya doğru sayması; alçak olma durumunda ise sayıcının yukarıya doğru saymasıdır.

#### 7. TESTERE DİŞİ İŞLEVI KULLANMA

Şekil 8'de periyodik ölçme yapan bir dizge görülmektedir. Zamanlama darbesi  $t_1$  in gelmesiyle yokuş üretici yokuş vermeye başlar. FF flip-flop'u da "1" çıkış vermekte, örneksel girişteki gerilimin yokuşa eşit olduğu anda FF "0" a gelmektedir. FF'nin "1" çıkış verdiği süre içinde sayıcıya yollanan saat darbelerinin sayısı örneksel gerilimin büyüklüğünü vermektedir.

#### 8. ARDIŞIK YAKLAŞIM

Bu yöntemde de belirli bir dayanak gerilimi kullanarak gerilim anahtarlarının verdiği sayısal çıkışın örneksele çevrilmesi ve örneksel girişle karşılaştırılması sağlanır (Şekil 9).

örnek olarak 0 - V volt arası gerilimlerden 000 - 111 arasında sayısal çıkışlar elde eden bir dizge düşünelim, önce 100 kodu üretilip örneksel girişteki gerilimle karşılaştırılır.

V Örneksele \* V/2 ise \* "0

Vörneksele < V/2 ise 01.

üretir. Şekil 10'da  $V=7\text{ V}$ ,  $V_{\text{örneksele}}=5\text{ V}$  olma durumunda yapılan karşılaştırmaları görüyoruz. Şeklin soldan sağa doğru incelenmesiyle ağaç üzerinde izlenen yol ve karşılaştırılan gerilimler gösterilmiştir.

.Yalnızca üç karşılaştırma yapıp 101 olan sayısal sonuç elde edilmiştir.

Bu yöntem hızlı sonuç elde etmenin gerekli olduğu uygulamalarda çok kullanılmaktadır. Bazı tümleşik devreler, örneğin Fairchild'ın 3751 kodlu MOY (Metal Oksit Yarıiletken - MOS) devresi bu yöntemi kullanan 12 bitlik bir örnekselden sayısalaya çeviricidir. [5] Ardışık yaklaşımla elde edilen 3 MHz dolaylarında bir çevirici hızı için [7] ye bakılabilir.

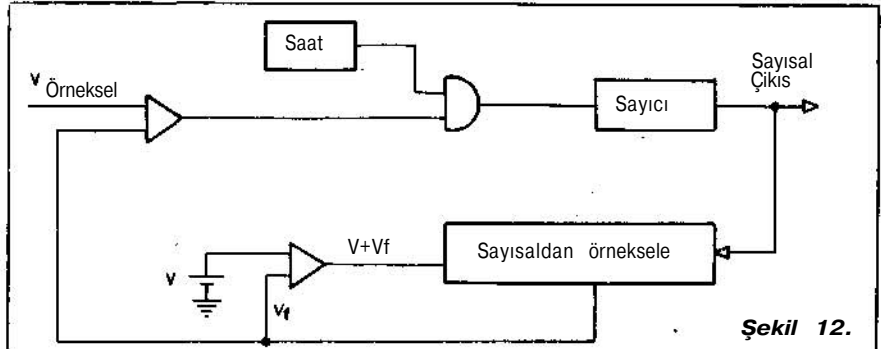
#### 9. SIKIŞTIRMA YÖNTEMİ

Şekil 11'de ana hatları belirtilen bu yöntemde önce üst sayısaldan örneksele çeviriciye beklenen en yüksek gerilim, alt sayısaldan örneksele çeviriciye ise 0 V uygulanır. Diyelim ki örneksel girişteki gerilim, 2 nci karşılaştırıcı çıkışını "yüksek", 3 üncü karşılaştırıcı çıkışını "alçak" yaptı. Bir sonraki adımda üst sayısaldan örneksele çeviriciye  $V_2$ , alt sayısaldan örneksele çeviriciye  $V_3$  uygulanır. Ardarda adımlarla örneksel gerilim giderek daha dar gerilim aralıklarına sıkıştırılır.

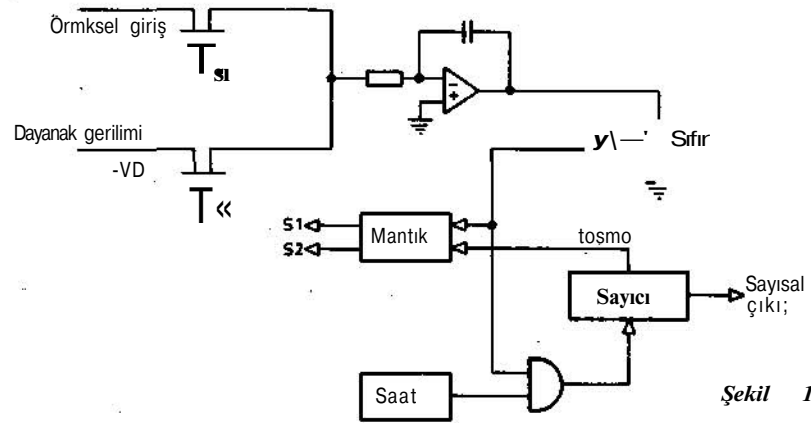
#### 10. DOĞRUSAL OLMAYAN ÇEVİRME

İkili sayıcı kullanma durumunda küçük gerilimlerde oluşan yanılma oranını düşürmek için Şekil 12'de görüldüğü gibi bir  $V$  geriliminin eklenmesi yoluna gidilebilir.

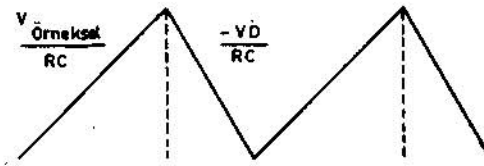
Bu şekilde sayıcının göstergesi çok küçükken sayısaldan örneksele çeviricinin ürettiği küçük gerilim yükseltilmiş, yanılma imi (sinyali) büyütülerek duyarlılık artırılmıştır.



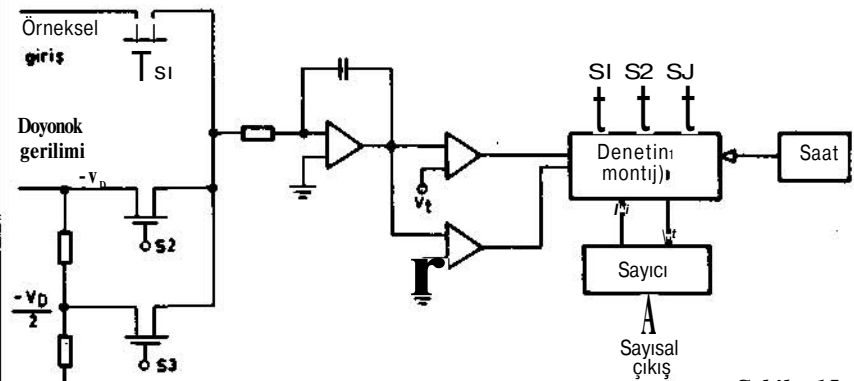
Şekil 12.



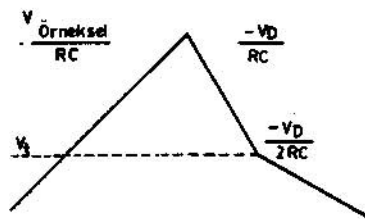
Şekil 13.



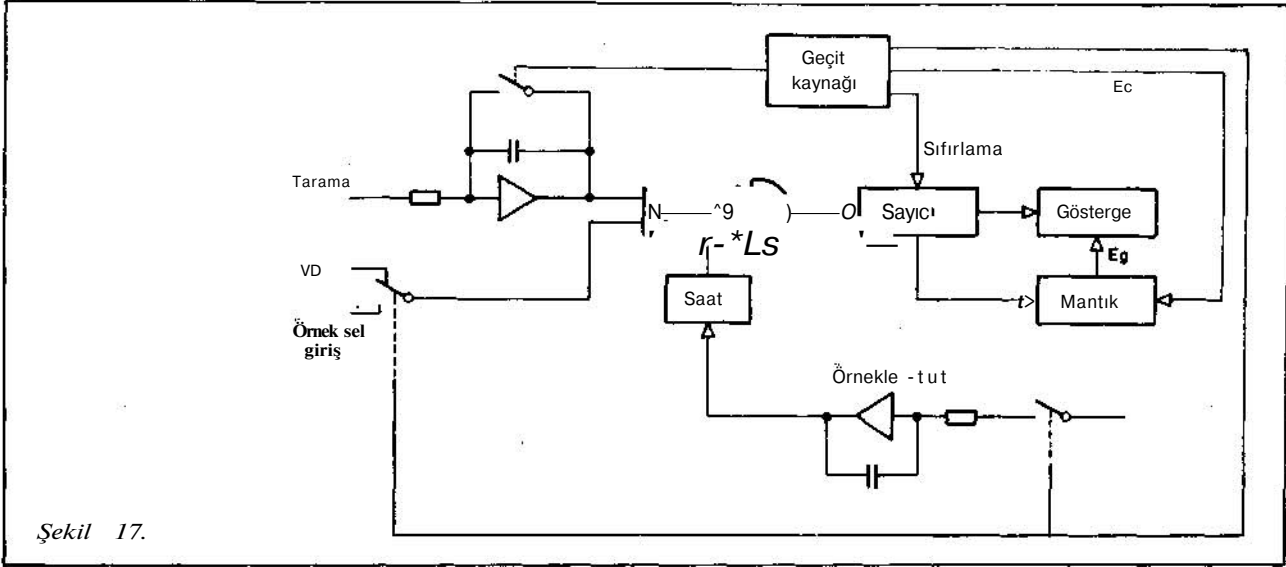
Şekil 14.



Şekil 15.



Şekil 16.



Şekil 17.

### 11. ÇİFT YOKUŞ

İşlem yükseltecinin kayması, sıcaklığın etkisi gibi nedenlerle tek yokuşlu-bir uygulamanın elverişli olmadığı durumlarda, daha gelişmiş bir yöntem olarak çift yokuş düşünülmelidir (Şekil 13).

Başlangıçta saat sıfırlanır, S1 uygulanacak örneksel girişteki gerilimin entegrali alınır, sayıcı dolunca taşma (overflow) ile S1 kapatılıp S2 açılır ve  $-V_0$ 'nin entegrali alınırken saat yeniden saymaya başlar. Sıfırdan geçiş, saymayı durdurur. Sayıcı çıkışı sayısal sonuçtur. Yokuşların eğimleri Şekil 14'de gösterilmiştir.

Sığaç, direnç, işlem yükselteci gibi elemanlardaki her türlü kayma her iki yokuş için de geçerli olacağından yanlışlar birbirini götürür.

### 12. ÜÇ YOKUŞ

Düşük gerilimlerde duyarlılığın artırılması için üçüncü bir yokuş ekleyen dizge Şekil 15'de gösterilmiştir.

Çalışma çift yokuş uygulamasına çok benzemektedir. Yalnız gerilim  $V_j$  ye kadar düşünce (Şekil 16'da görüldüğü gibi) S3 ateşlenip eğrinin eğimi değiştirilir.

Bu konuda daha ayrıntılı bilgi için [8] e başvurulabilir.

### 13. AYARLAMA - ÖLÇME DÖNEMLERİ KULLANIMI

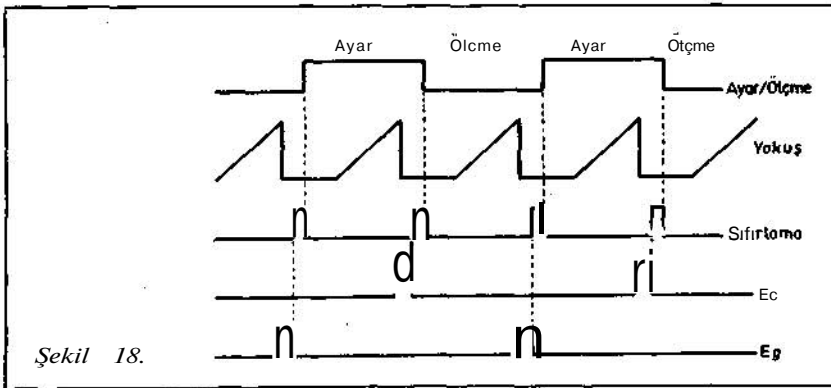
Tek yokuşlu uygulamanın yanlışlarını önlemek için geliştirilen bir başka yöntem de Şekil 17'de gösterilmiştir.

Geçit kaynağının ürettiği Ayar/ Ölçme vuruşlarıyla ömeksel girişteki gerilim ve dayanak gerilimi (tüm gerilim alanının

yarısına ayarlanabilir) sırasıyla tarama ile karşılaştırılır.  $E_c$  imi ile yanılma örtük- le-tut (sample/hold) devresi ne alınır,  $E_g$  ile sayıcı çıkışının göstergeye aktarılması sağlanır. Yine geçit kaynağının ürettiği "sıfırlama" imi her dönem sonunda sayıcının sıfırlanmasına yarar(Şekil 18).

### KAYNAKLAR

- [1] Renschler, Ed, : "Analogue-to-Digital Conversion Techniques" Motorola AN - 471
- [2] EEE, Mart 1969, s.124
- [3] Electronics, 5 Ocak 1970, s.96
- [4] Millman, J. ve H, Taub, : "Pulse, Digital and Switching Waveforms", McGraw-Hill, 1965, s.674-75
- [5] Millman, J. ve C, Halkias, : "Integrated Electronics: Analog and Digital Circuits and Systems", McGraw-Hill, 1972, s.665-67
- [6] Barnes, J, : "A/D Cyclic Converter", Motorola AN-557
- [7] Mann, R, : "An Integrated Circuit High Speed A/D Converter", Texas Instruments TI - RNA 2
- [8] Aasnaes, H, ve T.Harrison, : "Triple Play Speeds A-D Conversion", Electronics, 29 Nisan 1968
- [9] Barnes, J, : "Simple RAMP A/D Converter", Motorola AN-559



Şekil 18.